

汽车电子DCDC芯片的EMI优化设计

Sky Chen 陈林

2019-12



- 1.汽车电子DCDC芯片EMI的趋势和主要内容
- 2.汽车电子DCDC芯片电路的EMI特性
- 3.汽车电子DCDC芯片电路的EMI优化

Monolithic Power Systems

汽车新趋势对电源提出了新的要求

- ☒ 电子化
- 🚗 自动驾驶
- 🔋 新能源
- 📶 车载互联

更多的车载DCDC芯片
更大的功耗
更小的体积
更复杂的线束和网络

电气化进程进一步加剧，新能源车快速增长，车载互联开始增多，自动驾驶的部件开始慢慢安装起来，我们看到了更多的DCDC需求。同时更大的功耗，更小的体积对汽车DCDC电源的EMC设计带来更加严峻的挑战

汽车电子设备的EMC测试主要内容

零部件测试类别		测试项目	ISO	CISPR	SAE	EU	GB	频率	
EMC	EMI	电源线时域传导发射	7637-2		J1113-42	2004/104/EC	GB/T21437		
		电源线频域传导发射		CISPR25	J1113-41		18655	150K~108M	
		辐射发射-天线接收法		CISPR25	J1113-41	2004/104/EC	18655	150K~1G	
		辐射发射-TEM小室法		CISPR25	J1113-41		18655		
	EMS	CS	电源线脉冲抗扰度	7637-2		J1113-11	2004/104/EC	GB/T21437	
			信号线脉冲抗扰度	7637-3		J1113-12		GB/T21437	
			RF能量直接注入	11452-7		J1113-3			250K~400M
			大电流注入 (BCI)	11452-4		J1113-4	2004/104/EC	17619	1M~400M
			电源线音频耦合抗扰度			J1113-2			
		RS	辐射抗扰度-天线照射法	11452-2		J1113-21	2004/104/EC	17619	80M~18G
			辐射抗扰度-TEM小室法	11452-3		J1113-24	2004/104/EC	17619	10KHz~200M
			辐射抗扰度-带状线法	11452-5			2004/104/EC	17619	10K~400M
			辐射抗扰度-磁场环照射法	11452-8		J1113-22			15K~30K
		ESD	静电放电实验	10605		J1113-13		19951	

对于汽车零部件来说，其中开关电源是最常见的噪声源，因此DCDC芯片的EMC主要是在处理EMI问题

MPS杭州EMC实验室的测试设备和测试能力

Anechoic Chamber
(CISPR25 CE & RE)



3D EM Field Scanner



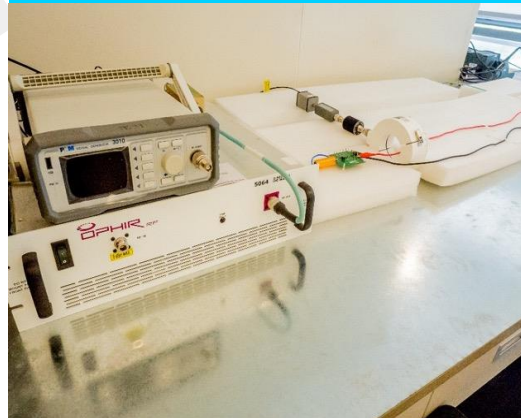
Input Transient Pulse
(ISO7637 & ISO16750-2)



ESD
(ISO10605 & IEC61000-4-2)



Buck Current Injection
(ISO11452-4)



汽车电子和工业及消费电子EMI测试的比较 (CISPR25 Vs CISPR22)

传导测试

CISPR22

CISPR 22 CLASS A CONDUCTED EMI LIMIT

FREQUENCY OF EMISSION (MHZ)	CONDUCTED LIMIT (DBMV)	
	Quasi-peak	Average
0.15 - 0.50	79	66
0.50 - 30.0	73	60

CISPR 22 CLASS B CONDUCTED EMI LIMIT

FREQUENCY OF EMISSION (MHZ)	CONDUCTED LIMIT (DBM;V)	
	Quasi-peak	Average
0.15 - 0.50	66 to 56	56 to 46
0.50 - 5.00	56	46
5.00 - 30.0	60	50

CISPR25

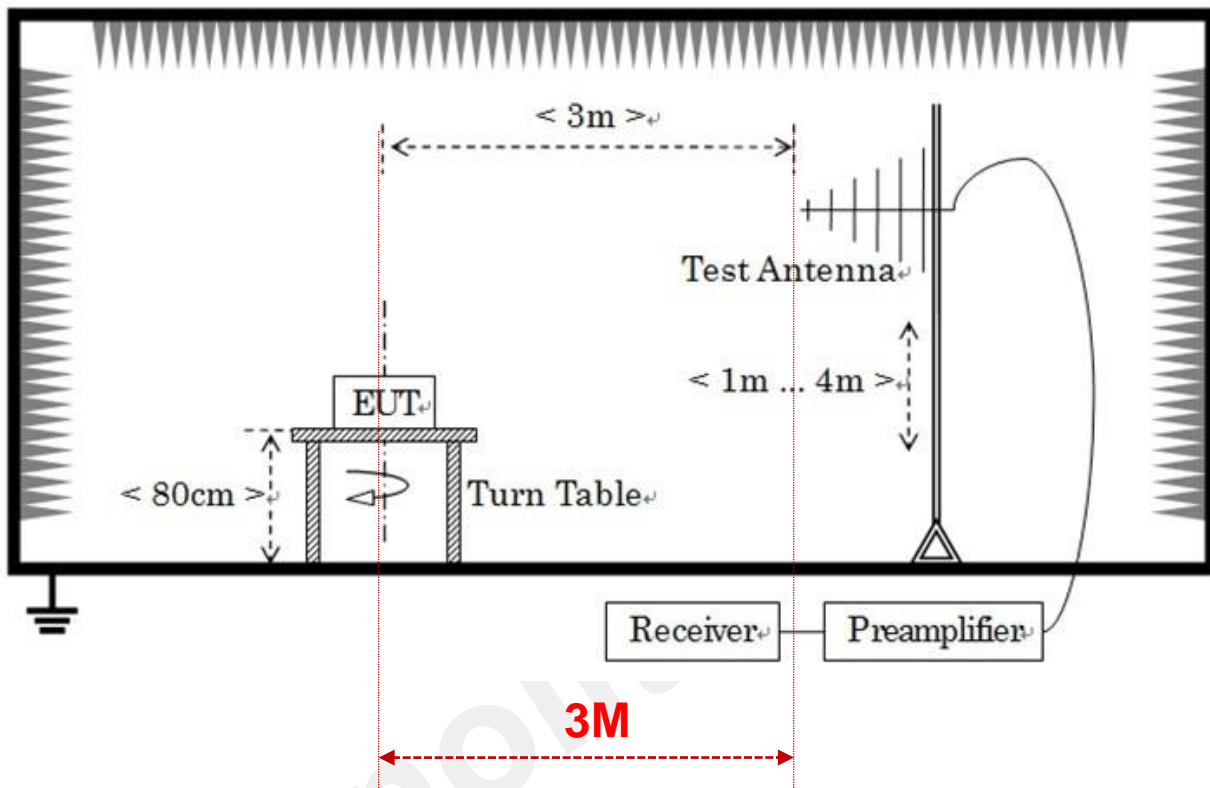
Service / Band	Frequency MHz	Levels in dB(μV)				
		Class 1	Class 2	Class 3	Class 4	Class 5
		AVG	AVG	AVG	AVG	AVG
BROADCAST						
LW	0,15 - 0,30	90	80	70	60	50
MW	0,53 - 1,8	66	58	50	42	34
SW	5,9 - 6,2	57	51	45	39	33
FM	76 - 108	42	36	30	24	18
TV Band I	41 - 88	48	42	36	30	24
TV Band III	174 - 230	Conducted emission – Voltage method Not applicable				
DAB III	171 - 245					
TV Band IV/V	468 - 944					
DTTV	470 - 770					
DAB L band	1447 - 1494					
SDARS	2320 - 2345					
MOBILE SERVICES						
CB	26 - 28	48	42	36	30	24
VHF	30 - 54	48	42	36	30	24
VHF	68 - 87	42	36	30	24	18

CISPR25一共5个等级，最高等级限值线非常低；
 CISPR25针对汽车广播额外要求了30MHz-108MHz的传导测试,其中FM频段限值线极低，是传导测试的难点；
 CISPR25测试标准具有分段性断续的特点。

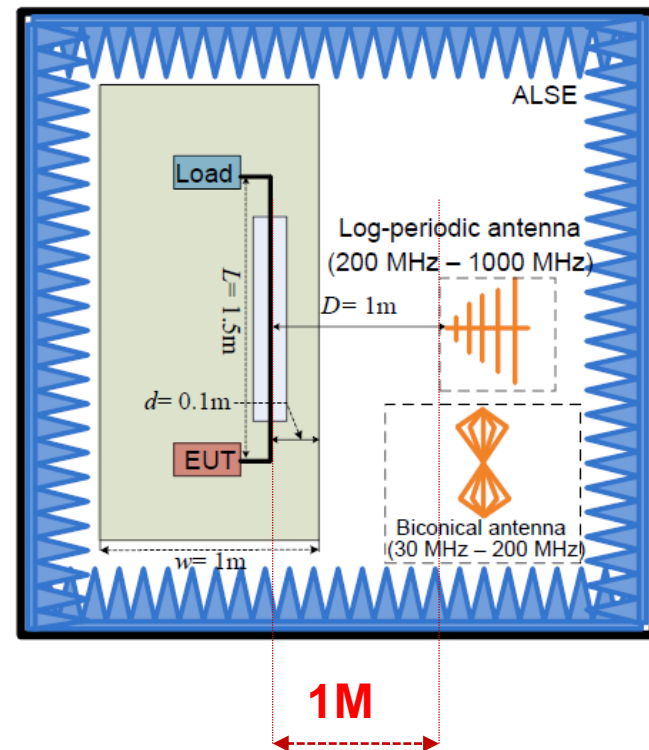
汽车电子和工业及消费电子EMI测试的比较 (CISPR25 Vs CISPR22)

辐射测试

Cispr22



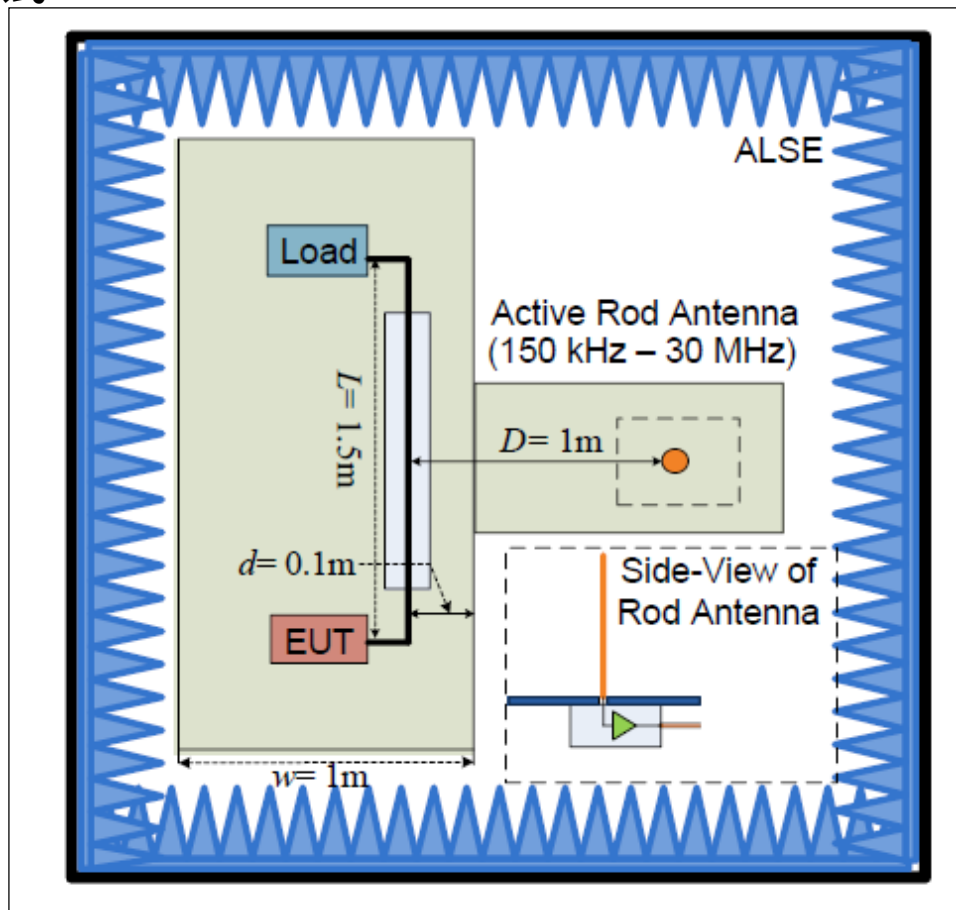
Cispr25



CISPR25辐射测试采用1M法，天线距离更近，测试接收的信号更强。

汽车电子和工业及消费电子EMI测试的比较 (CISPR25 Vs CISPR22)

辐射测试



CISPR25额外要求了150kHz-30MHz的辐射测试，这部分测试频段覆盖了DCDC芯片的工作频率范围，而且这部分噪声主要来自开关节点，很难优化，是辐射测试的难点。

目录

- 1.汽车电子DCDC芯片EMI的趋势和主要内容
- 2.汽车电子DCDC芯片电路的EMI特性
- 3.汽车电子DCDC芯片电路的EMI优化

Monolithic Power Systems

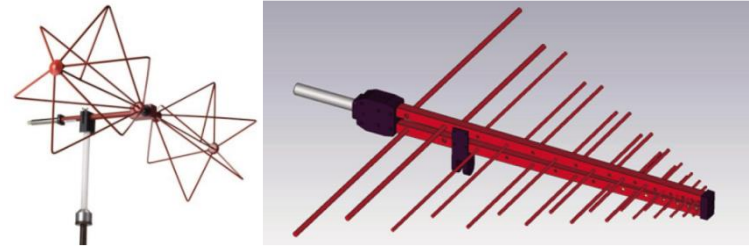
干扰源



耦合路径



敏感设备

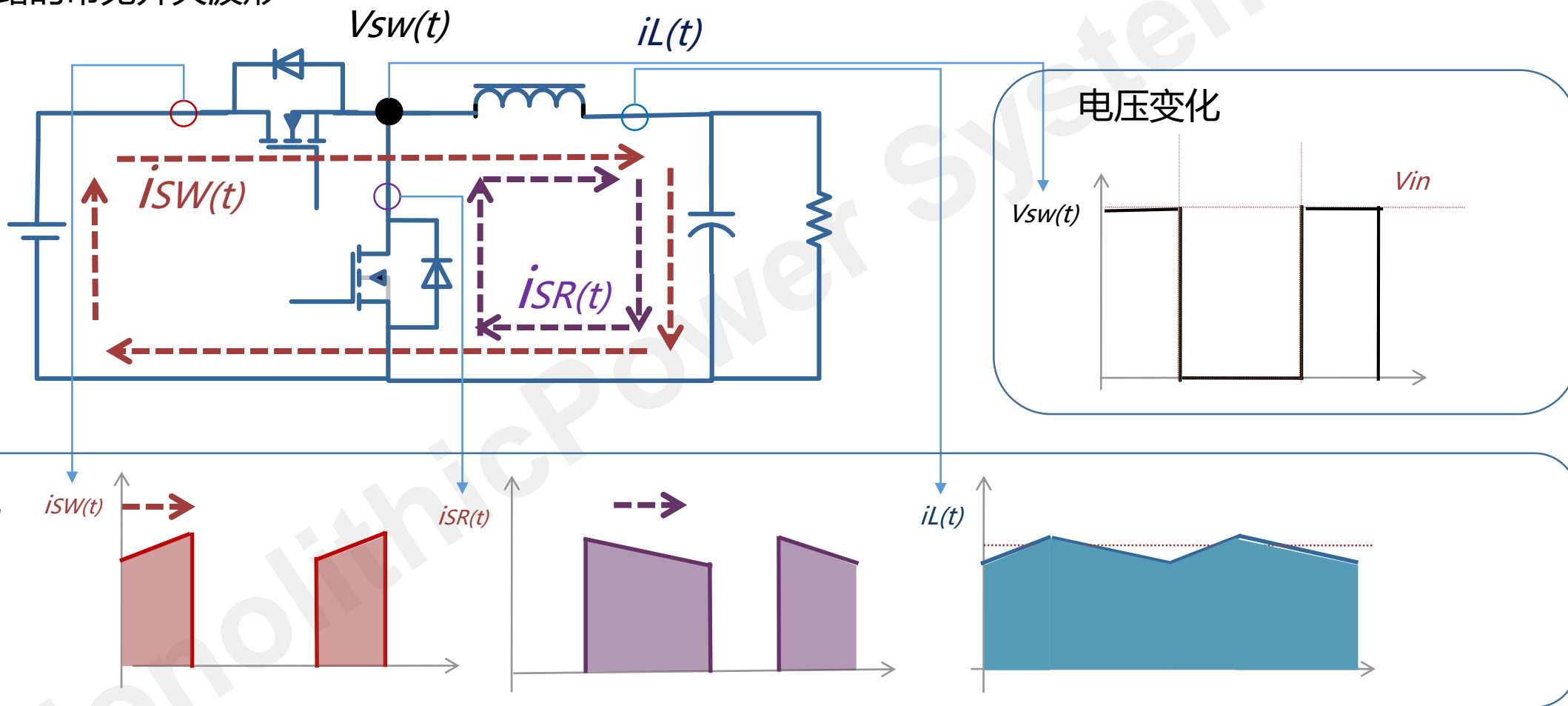


在EMI测试中，待测零部件是干扰源，耦合路径包括PCB，走线，板上元件和线束，LISN和天线是敏感设备，通过LISN和天线接收信号来分析零部件的电磁干扰的水平

在汽车零部件中，DCDC芯片是常见的干扰源，而由于其功率较强通常不易受到其他元件干扰，因此我们主要研究DCDC芯片的EMI特性。

DCDC芯片的噪声特性

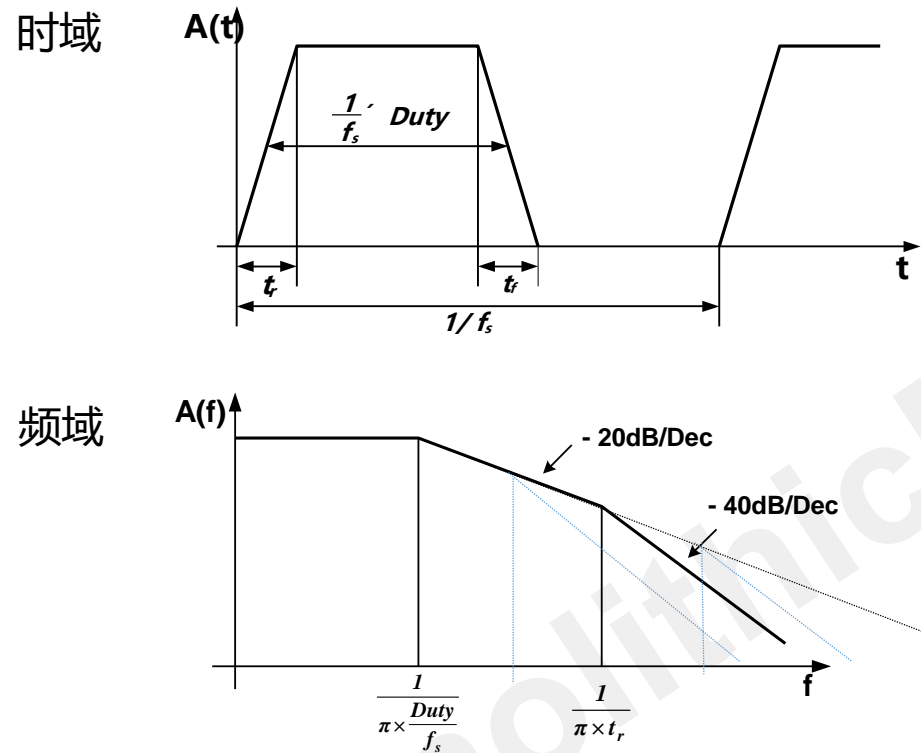
BUCK电路的常见开关波形



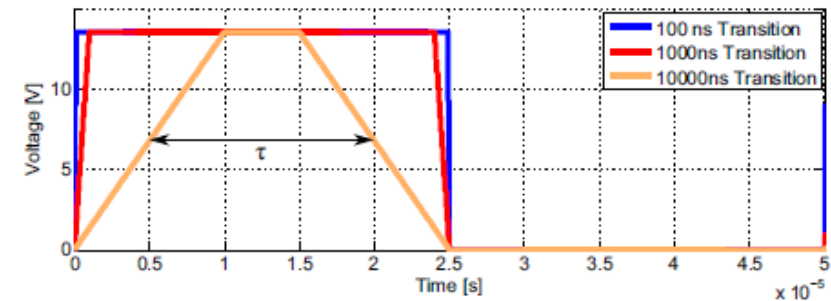
以BUCK为例，DCDC芯片开关过程输入环路和开关节点产生了电流和电压的突变，包含了较快的 di/dt 和 dv/dt 信号，这就导致除了一般的开关频率及其倍频噪声，还产生了很多高频噪声分量。

DCDC芯片的噪声特性

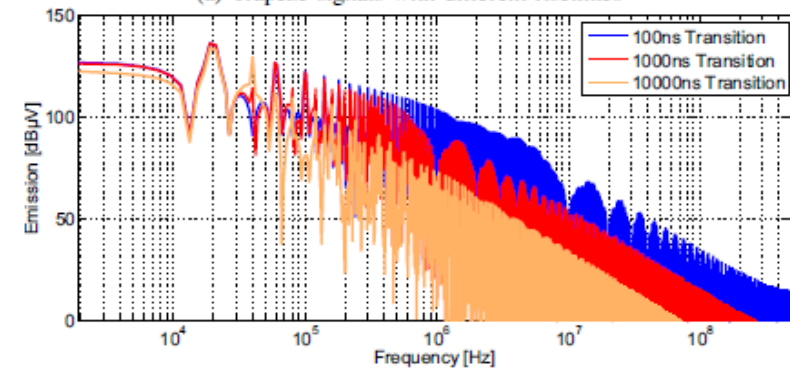
噪声的傅里叶分析



噪声源和开关速度斜率

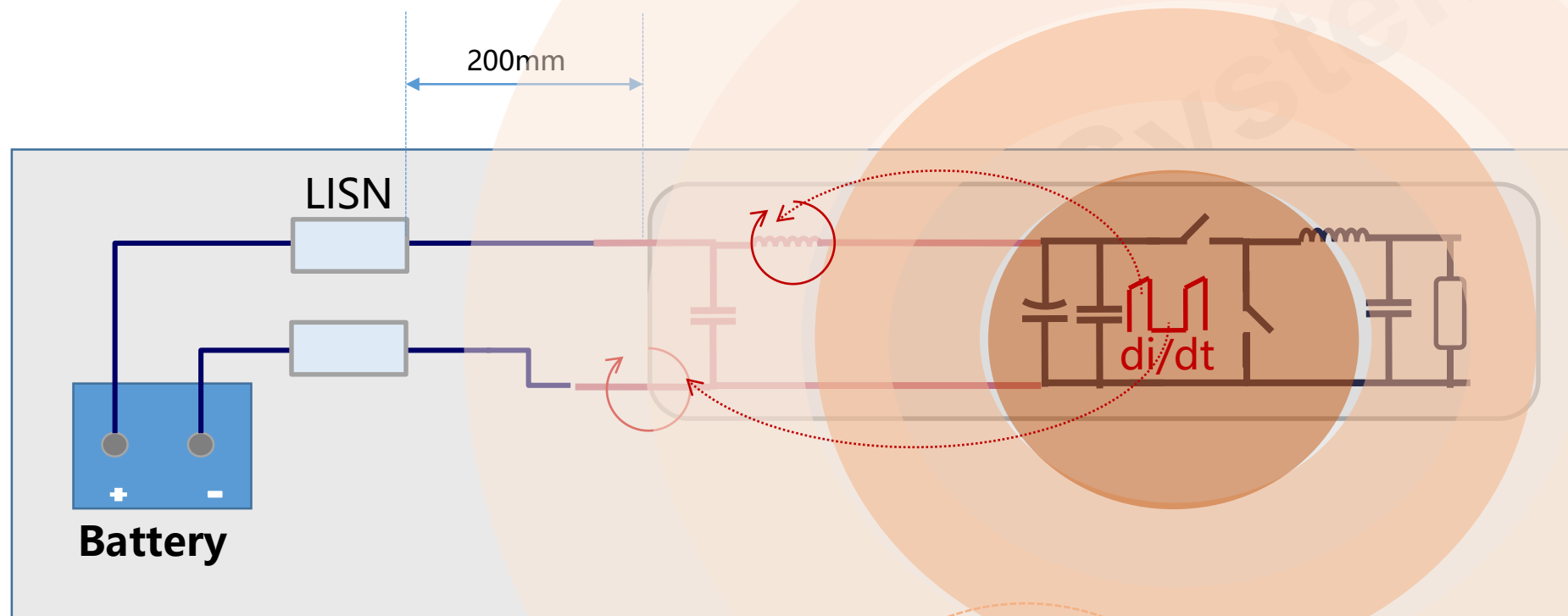


(a) Trapeze signals with different risetimes

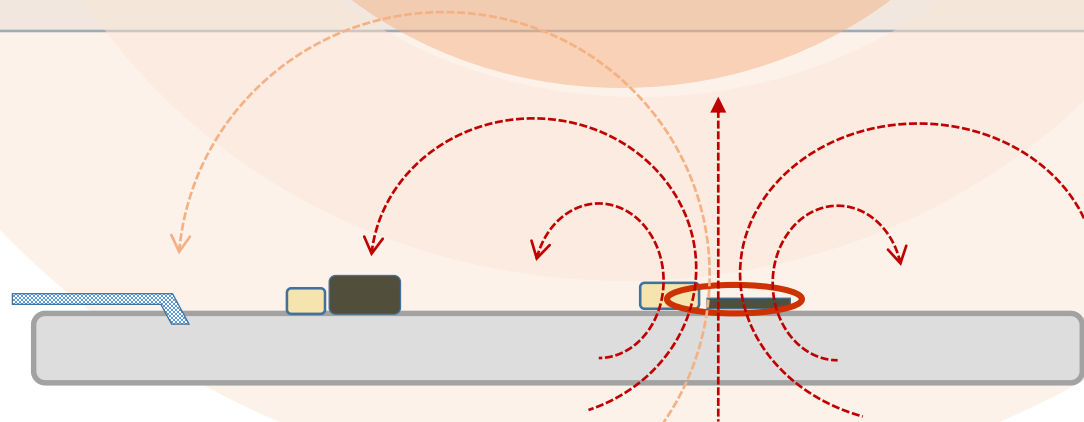


以BUCK为例，DCDC芯片开关噪声不仅包含开关次噪声还包含很多高频分量。
开关速度越低，高频噪声分量衰减越大；
开关频率越低，Duty 越大，开关倍频及高频噪声分量衰减越大。

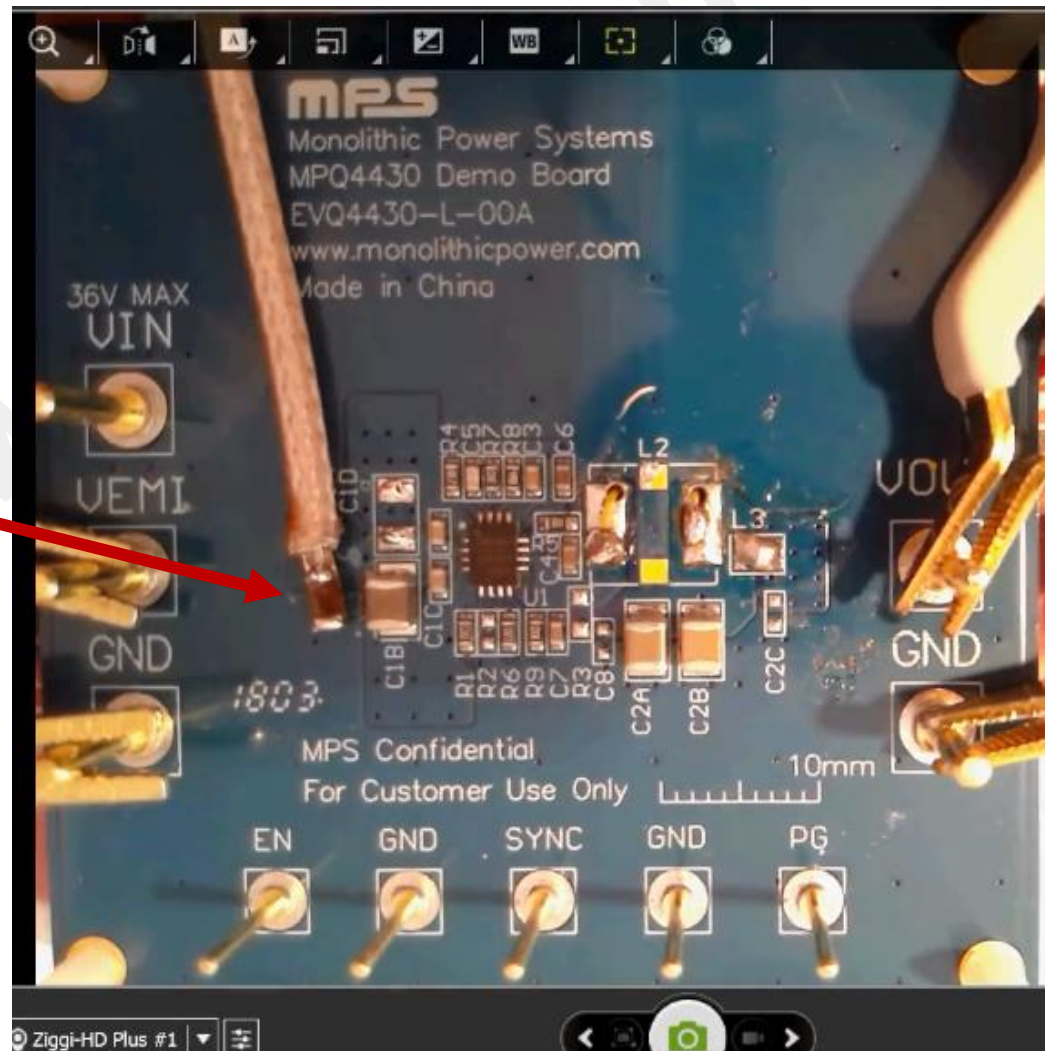
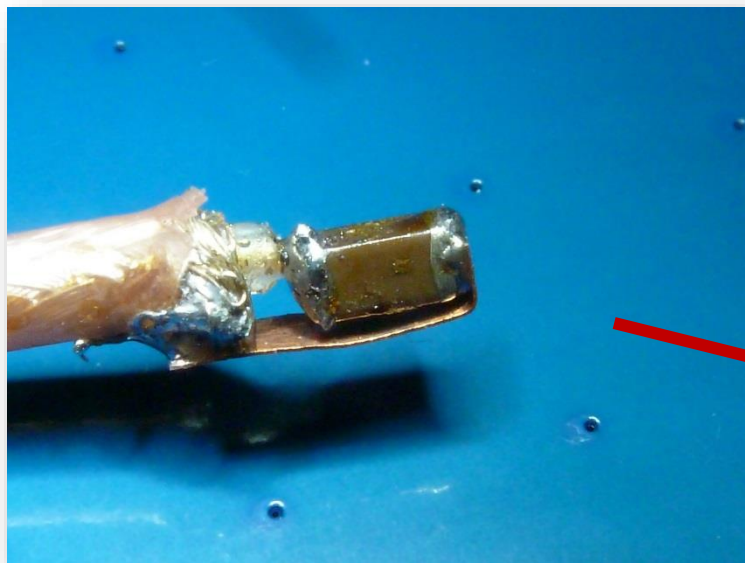
传导测试中的磁场空间耦合



汽车电子的传导测试频率范围额外覆盖了30MHz-108MHz，高频噪声分量可以空间耦合到滤波器（电感、磁珠）和测试线束，进而再传导出去，从而使输入滤波器作用减弱。



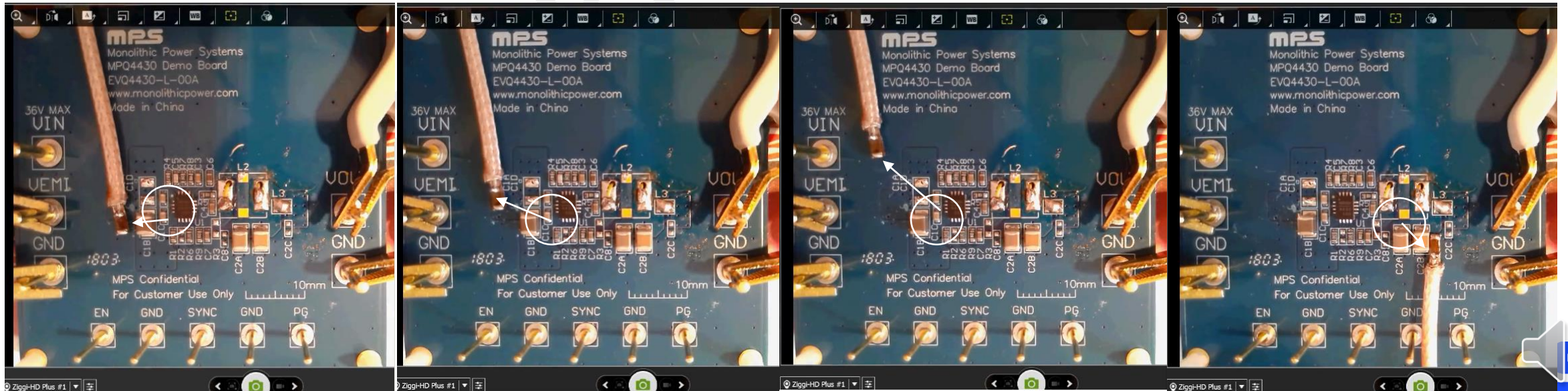
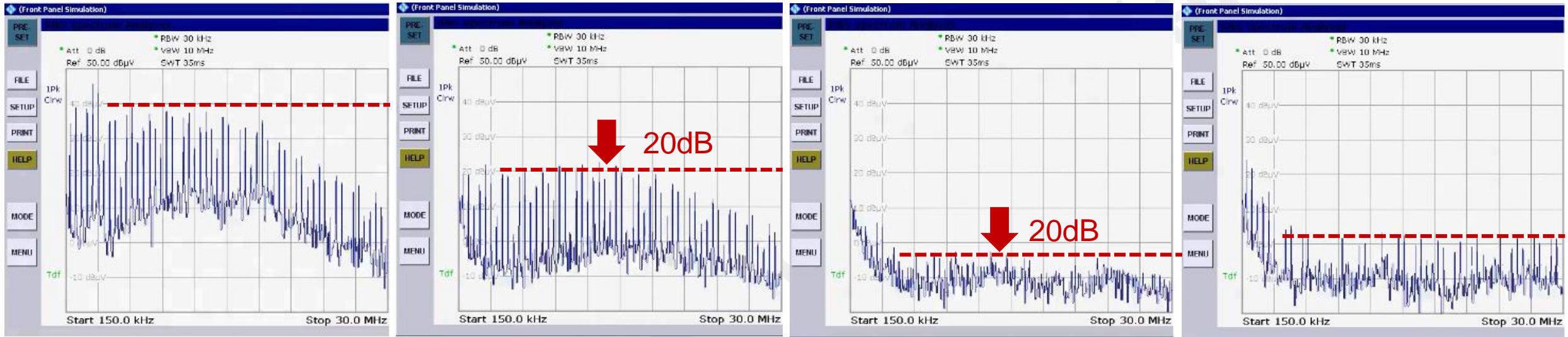
近场磁场的耦合



©Christian Kueck & Jens Hedrich

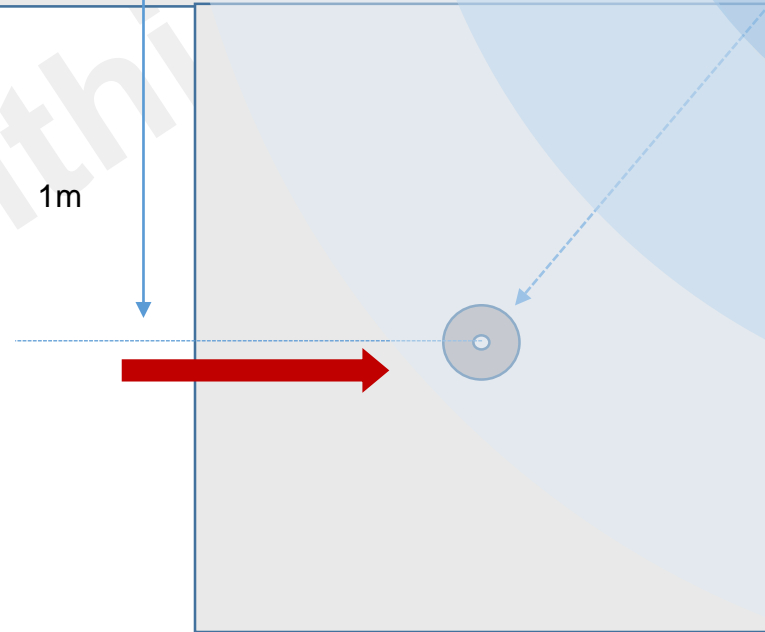
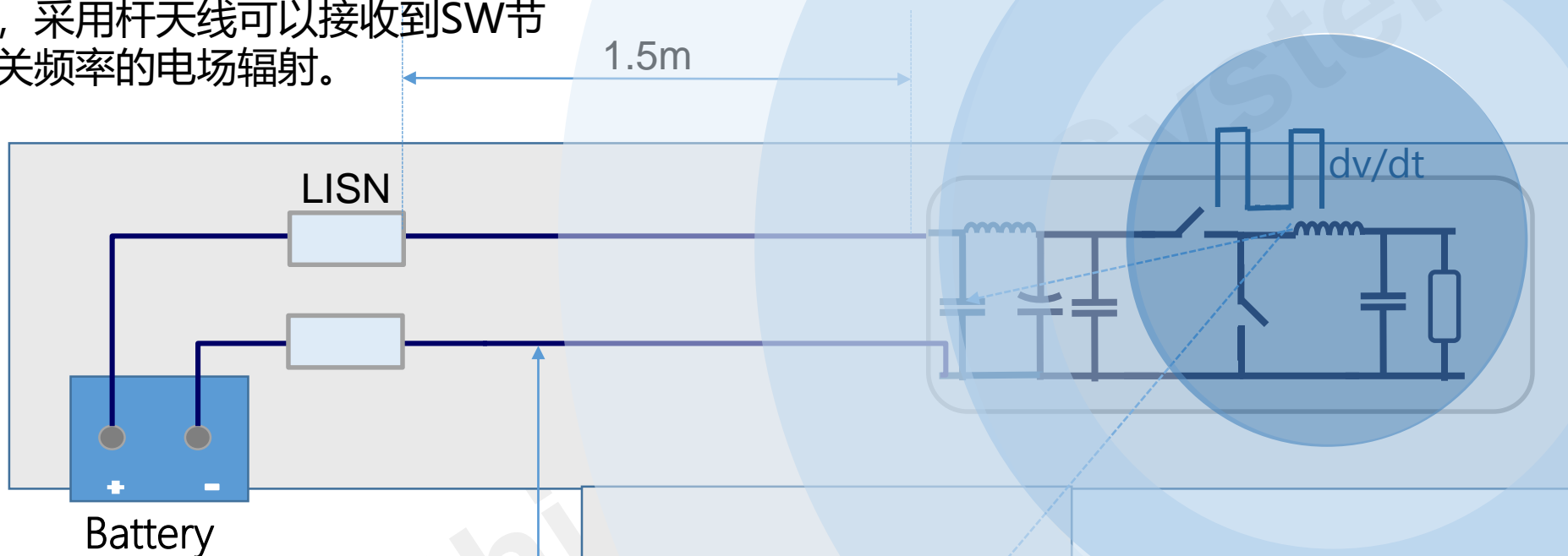


近场磁场的耦合



辐射中的电场干扰

汽车电子EMI测试标准增加150k-30MHz频段辐射测试，采用杆天线可以接收到SW节点产生的开关频率的电场辐射。



目录

- 1.汽车电子DCDC芯片EMI的趋势和主要内容
- 2.汽车电子DCDC芯片电路的EMI特性
- 3.汽车电子DCDC芯片电路的EMI优化

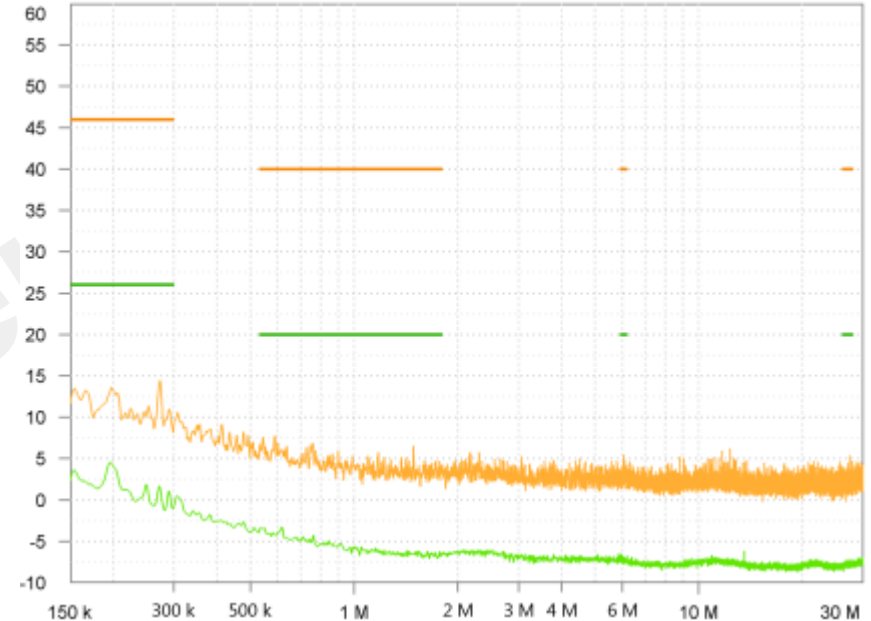
Monolithic Power Systems

合适开关频率的选择

CISPR25 Class5 传导 (150kHz-30MHz) 限值线



CISPR25 Class5 辐射 (150kHz-30MHz) 限值线



CISPR25标准具有分段断续的特点，在300kHz-530kHz和1.8MHz-5.9MHz频段没有限值要求，所以对于汽车电子DCDC芯片，推荐把开关频率设定在400kHz-480kHz频段或者2MHz-2.3MHz频段。

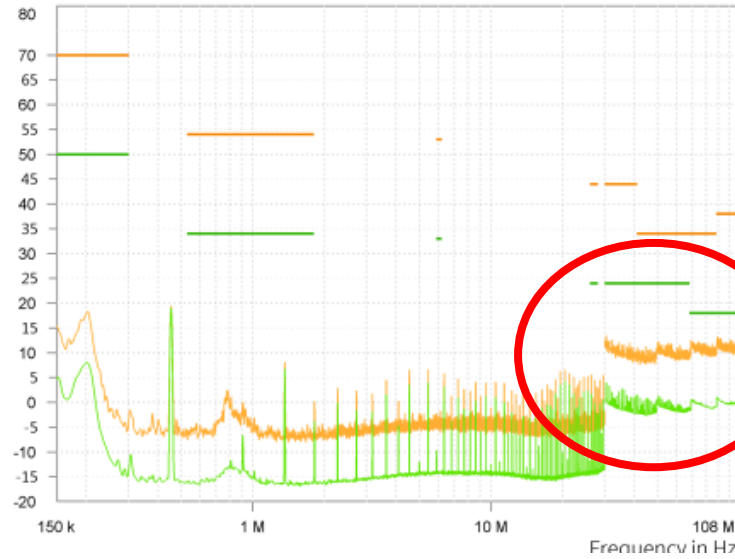
芯片设定450kHz附近开关频率会比较容易通过传导测试，但是比较容易在辐射150kHz-30MHz测试中的2倍或3倍频处出问题。

芯片设定2.2MHz附近开关频率会比较容易通过辐射150kHz-30MHz测试，但是比较容易在传导的FM频段(76MHz-108MHz)处出问题。

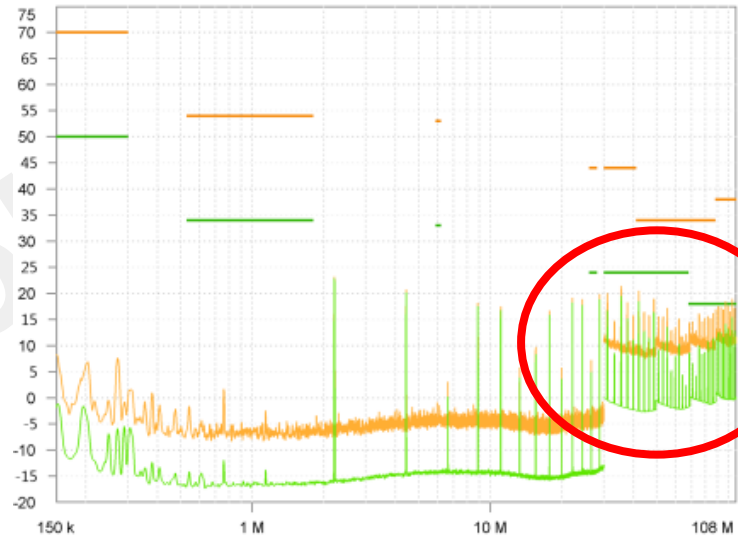
合适开关频率的选择

MPQ4430($F_{sw}=450\text{kHz}$)

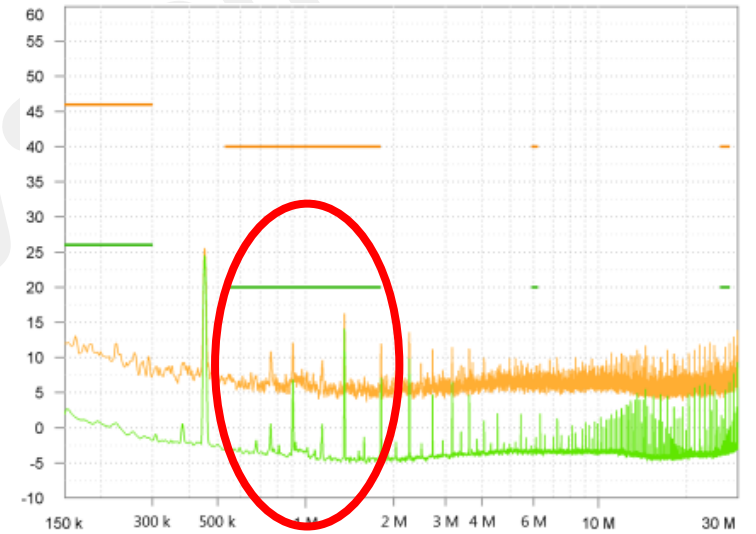
传导 (150kHz-108MHz)



MPQ4430($F_{sw}=2.2\text{MHz}$)

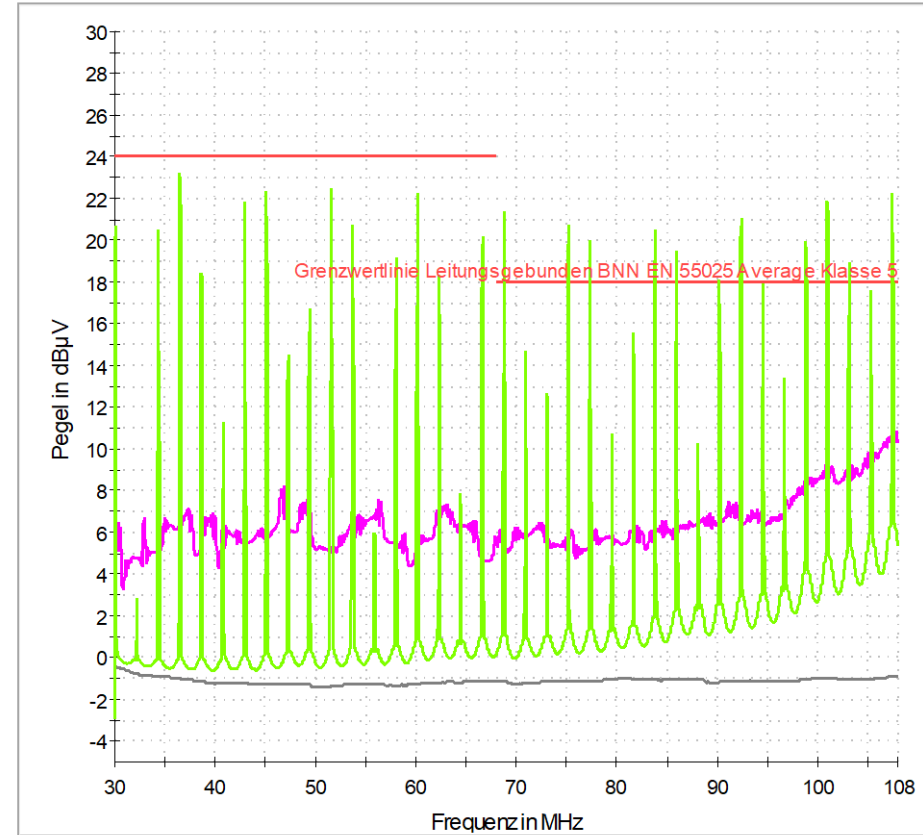
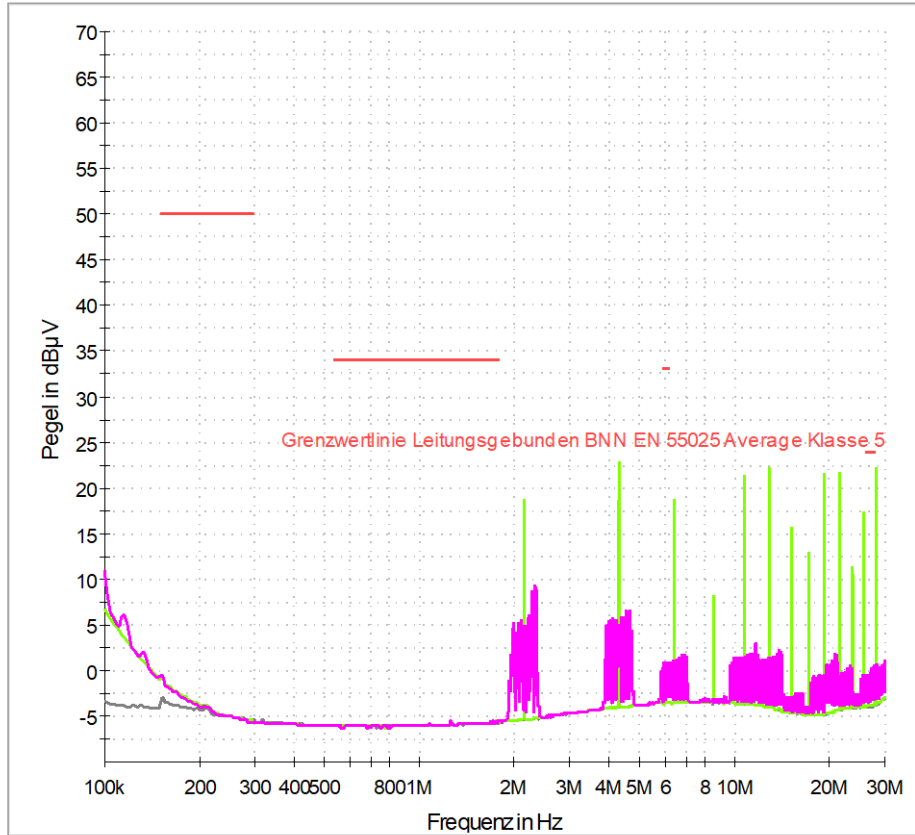


辐射 (150kHz-30MHz)



抖频功能的应用

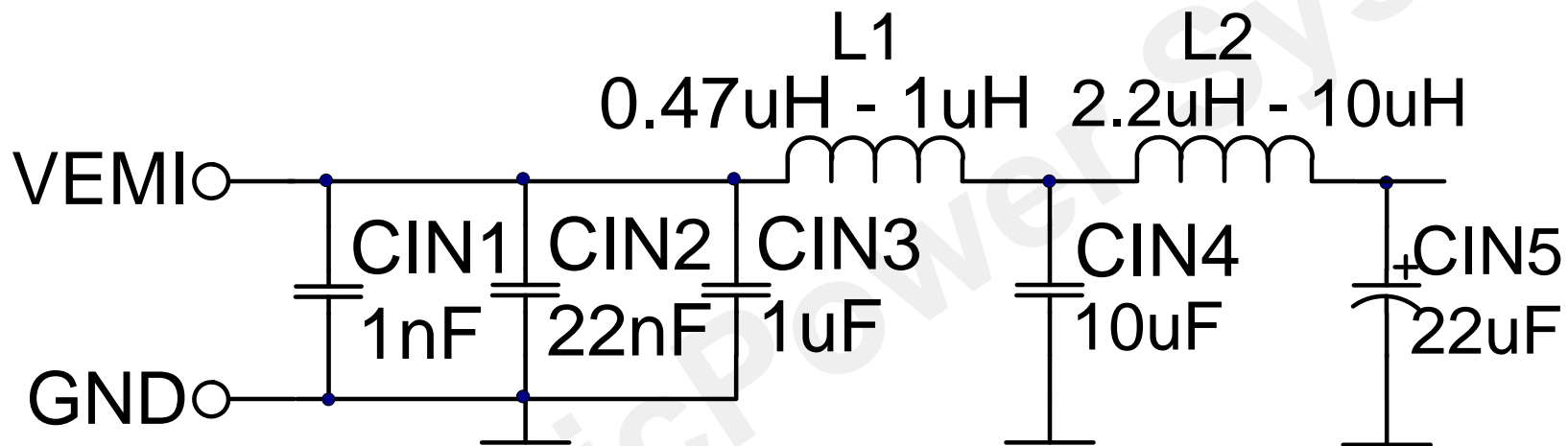
基于T-EVQ4430-L-01A ($F_{sw}=2.2\text{MHz}$)的传导测试比较: Pink: with FSS. Green: without FSS



抖频功能能够把集中在开关频率及开关频率倍频处的能量分散到开关频率倍频的附近频率段，从而有效的减小每个频率点噪声幅值。

输入滤波器的抑制作用

输入2阶差模滤波器典型电路



输入差模滤波器对开关频率和开关频率倍频分量有非常明显的抑制效果，因此为了通过CISPR25的测试至少需要在输入端加一级 π 型滤波。更推荐的是如上图的两级 π 型滤波，既有更好的滤波效果，也可以减小滤波器中的电容容值和电感感值。

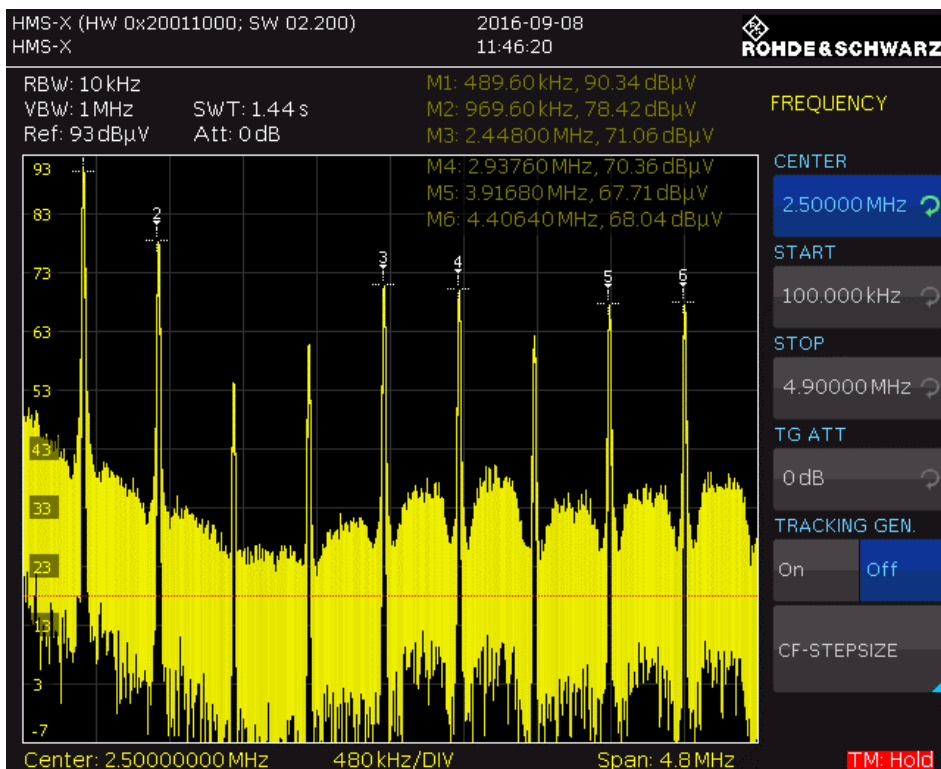
输入差模滤波器对传导测试的FM频段（76MHz-108MHz）部分基本没有效果，因为这部分更多的共模噪声，需要通过增加共模电感或者优化PCB layout来改善这部分测试效果。

输入滤波器的抑制作用

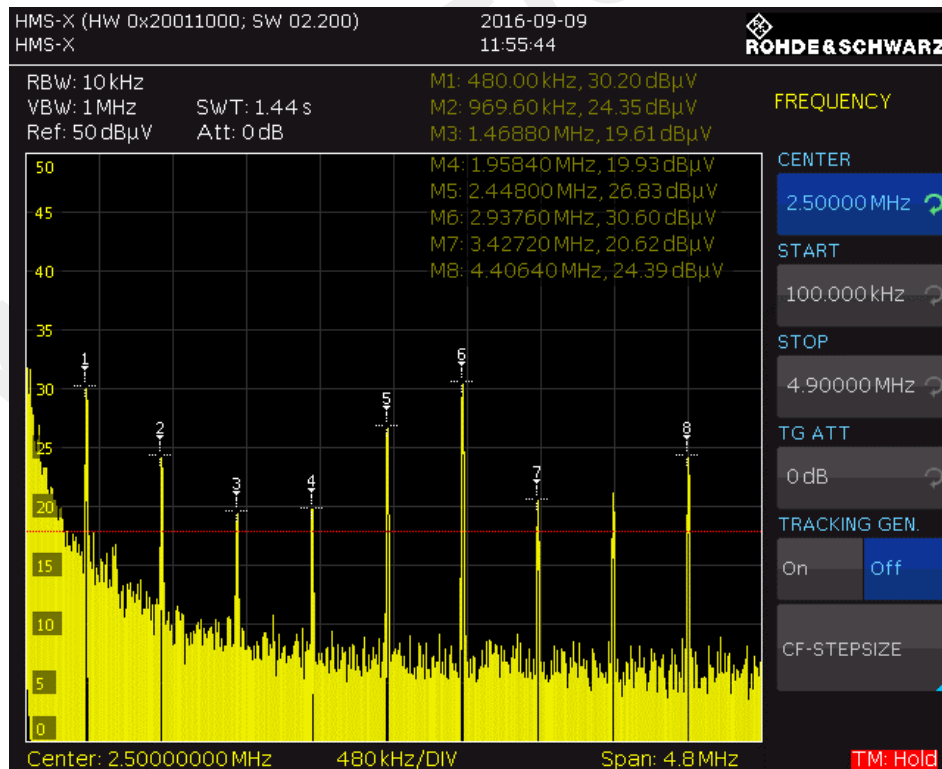
MPQ4430 传导测试结果比较 (150kHz-5MHz)

无输入滤波, 只有 10uF+100nF输入电容

在原有输入电容前端增加10uF+10uH滤波器



Fsw~90dBμV
2xFsw~78dBμV
2.4MHz~71dBμV
2.9MHz~71dBμV
4.4MHz ~38dBμV



Fsw~30dBμV **60dB down**
2xFsw~24dBμV **54dB down**
2.4MHz~27dBμV **44dB down**
2.9MHz~31dBμV **40dB down**
4.4MHz ~24dBμV **44dB down**

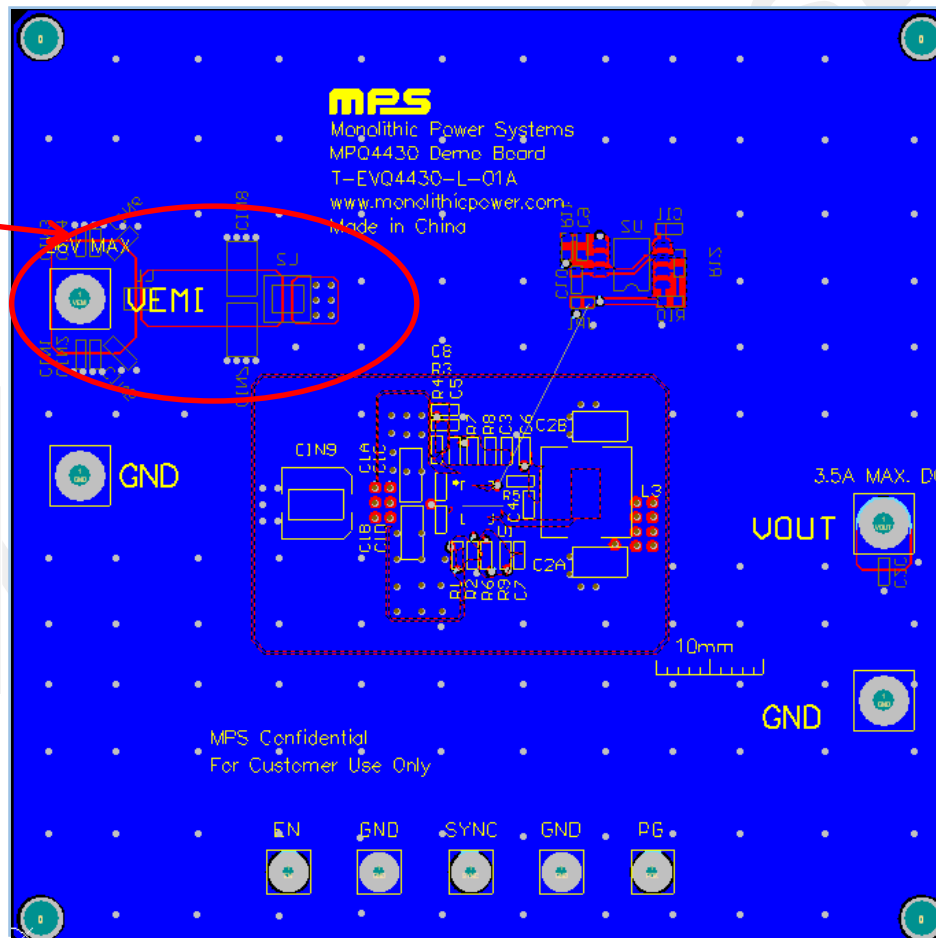
输入滤波器的抑制作用

输入滤波器的layout

输入滤波器

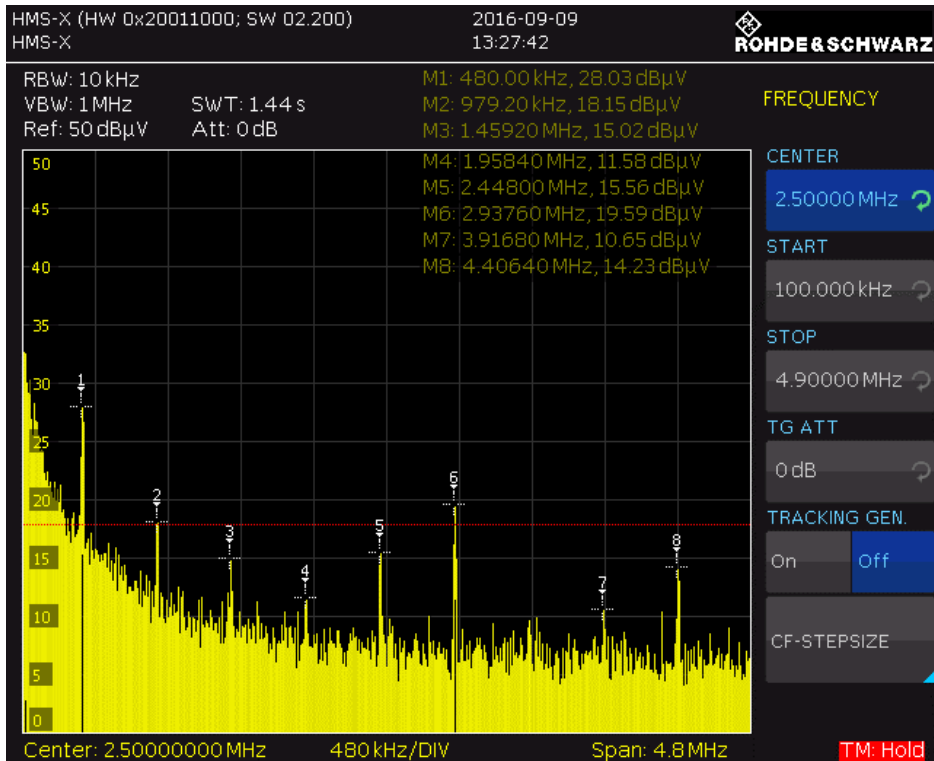
建议把输入滤波器放在PCB底层（与芯片，开关管，功率电感不同层）。如果必须放置在同一层也尽量远离开关管和功率电感来避免磁场和电场干扰耦合到滤波器上导致滤波器效果减弱。

Bottom Layer



输入滤波器的抑制作用

10uF+10uH 滤波器放置在PCB顶层



Fsw~28dBμV

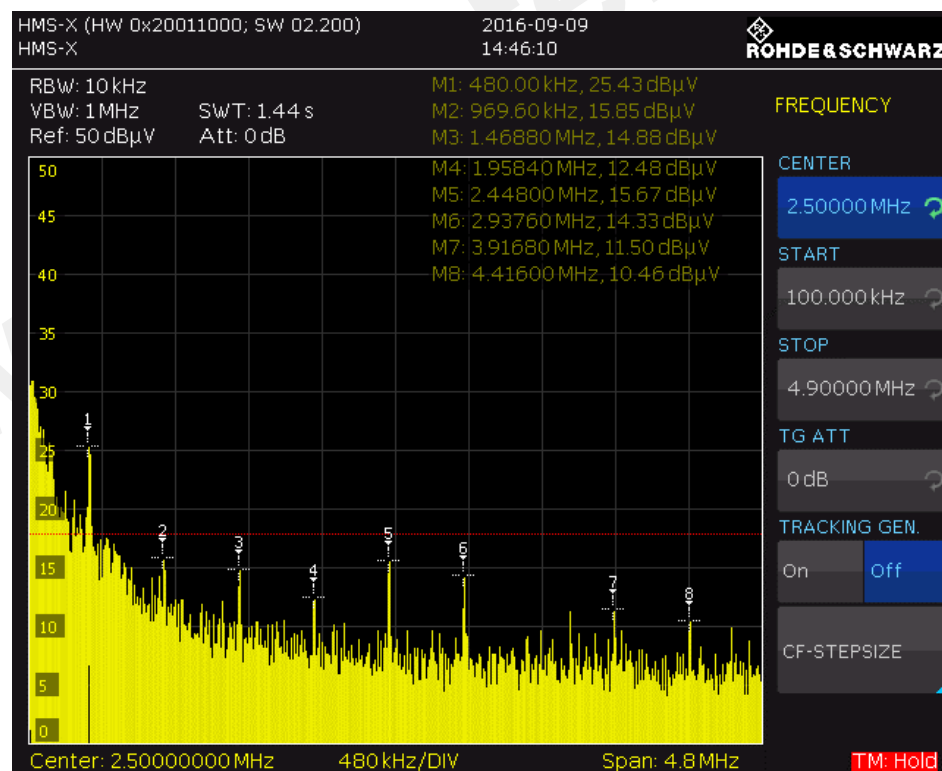
2xFsw~18dBμV

2.4MHz~16dBμV

2.9MHz~20dBμV

4.4MHz ~14dBμV

10uF+10uH 滤波器放置在PCB底层



Fsw~25dBμV

2xFsw~16dBμV

2.4MHz~16dBμV

2.9MHz~14dBμV

4.4MHz ~10dBμV

3dB down

2dB down

0dB down

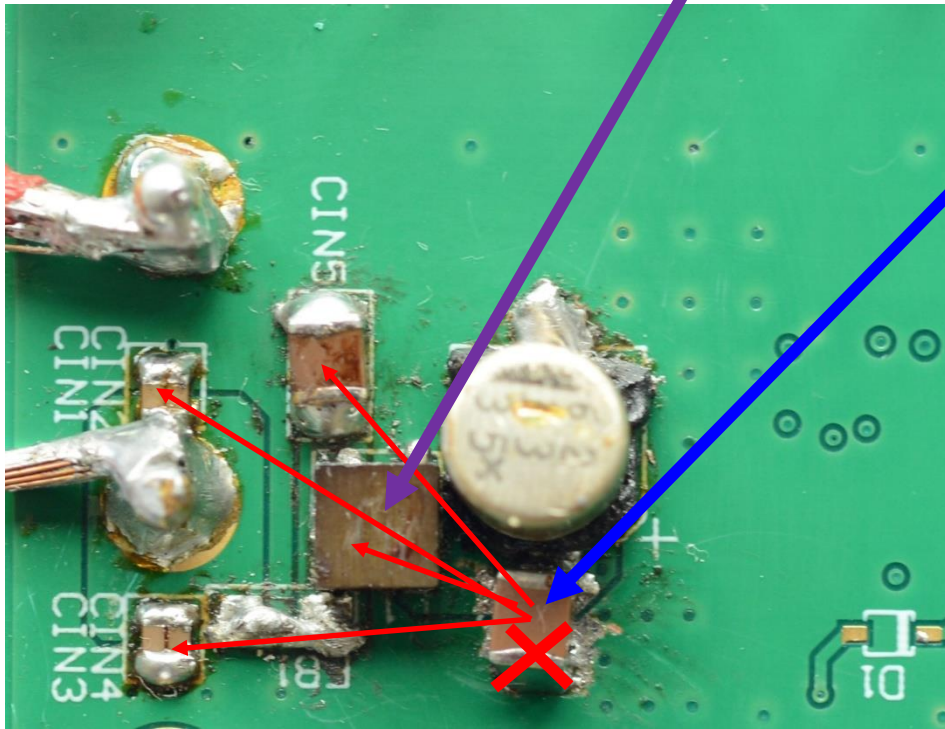
6dB down

4dB down

输入滤波器的抑制作用

需要注意的是，输入滤波器的电容并不一定是越多越好，需要注意其摆放的位置。

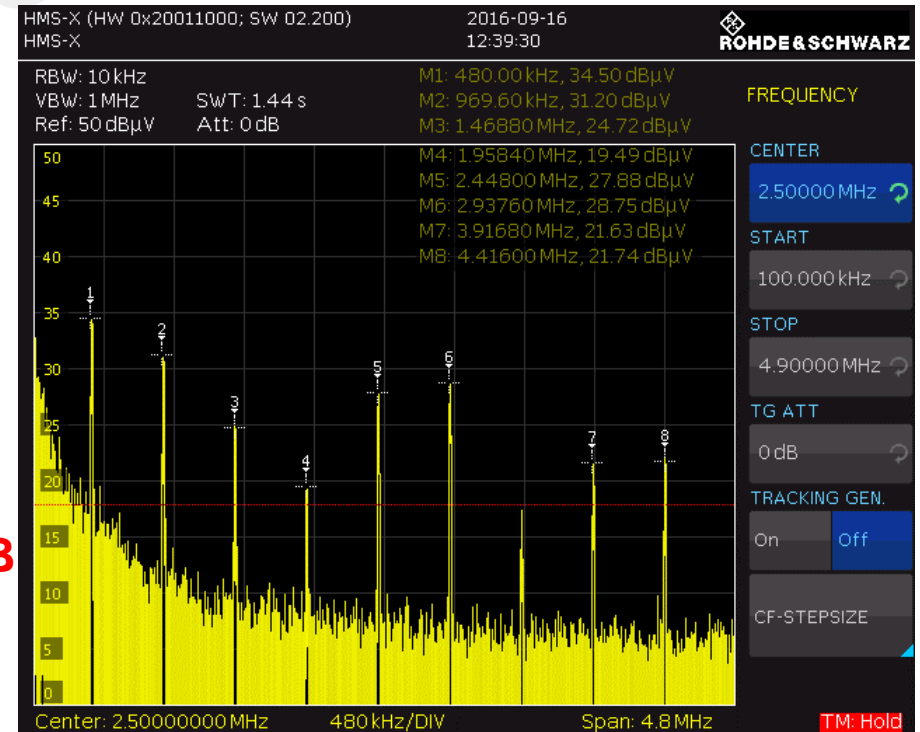
排布在PCB底层输入滤波器需要以电感来作为结束，而不是电容。
即使排布在PCB顶层也需要注意滤波电感要尽量远离芯片侧的输入电容，即高频电流环路部分。
以避免输入电容的高频交流噪声分量耦合到滤波电感上导致滤波器效果减弱



10 μ F ceramic added on bottom

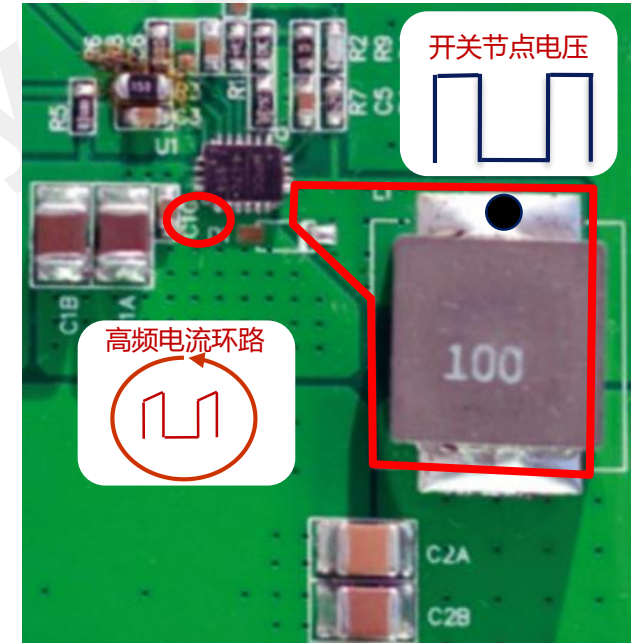
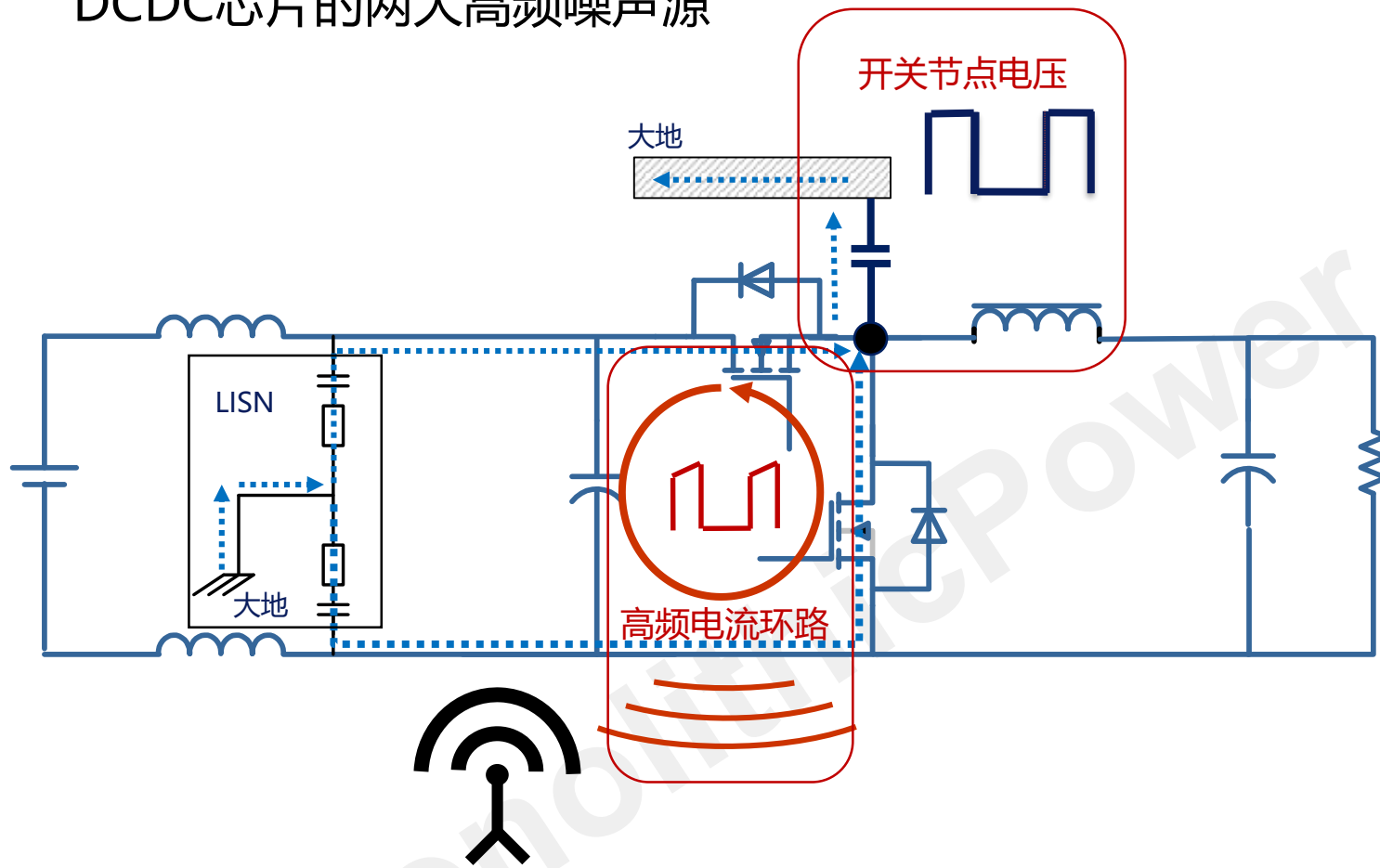
底层输入滤波器增加一颗
10uF电容，其他条件不变

- Fsw~25dB μ V +11dB
- 2xFsw~33dB μ V +17dB
- 2.4MHz~39dB μ V +14dB
- 2.9MHz~33dB μ V +15dB
- 4.4MHz ~24dB μ V +12dB



DCDC芯片的噪声源抑制

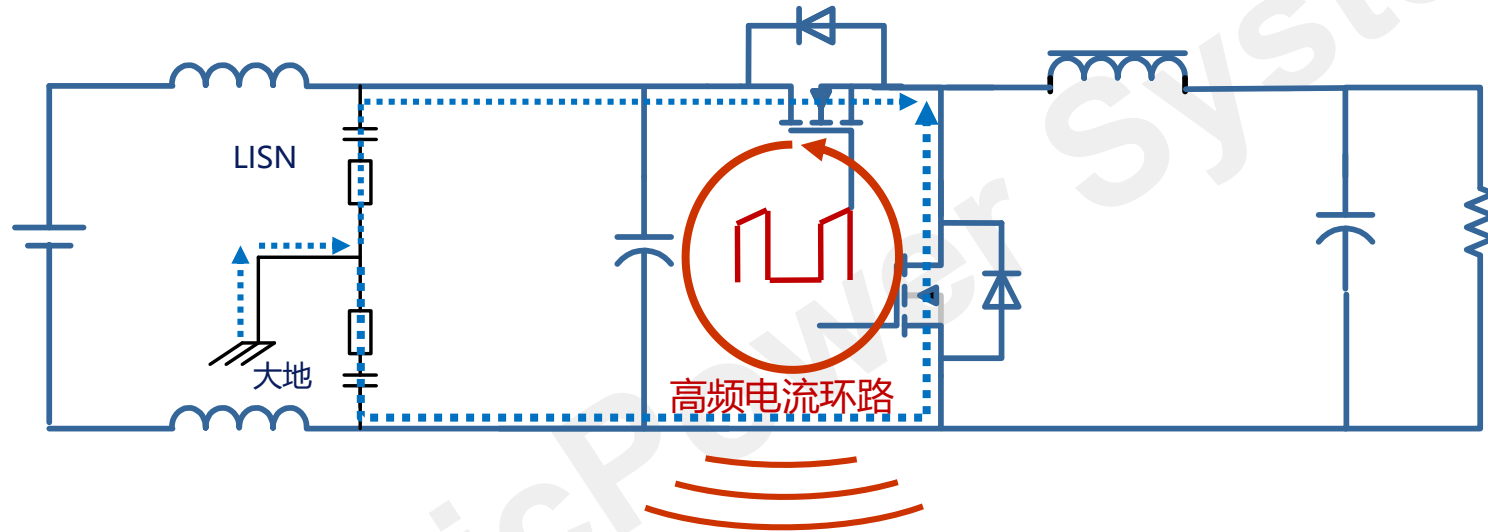
DCDC芯片的两大高频噪声源



DCDC芯片的主要噪声源是高频电流环路(Hot loop)和开关节点(SW note), 包含了比较宽频段的谐波分量

高频电流环路和磁场

环路天线原理



$$E = \frac{263e^{-16} \times f^2 \cdot I \cdot A}{r}$$

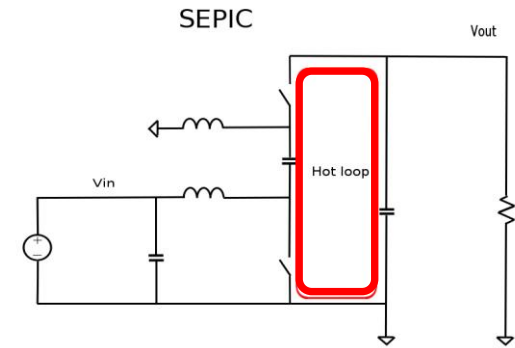
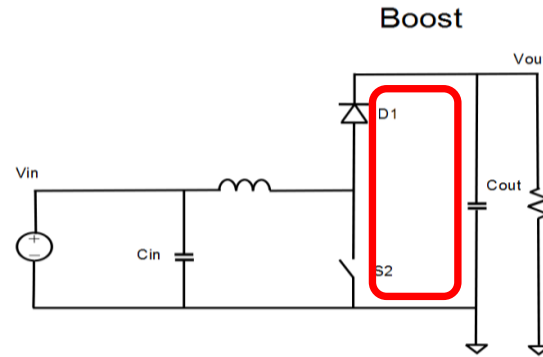
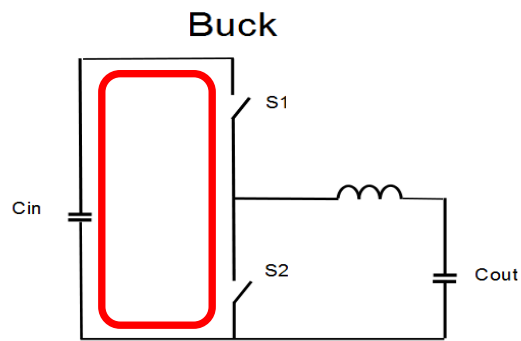
E: electro magnetic field energy

A: loop area of the high di/dt current path

高频电流环路形成的磁场大小取决于环路面积和电流大小

高频电流环路噪声源的抑制

正确找出各种拓扑的高频电流环路



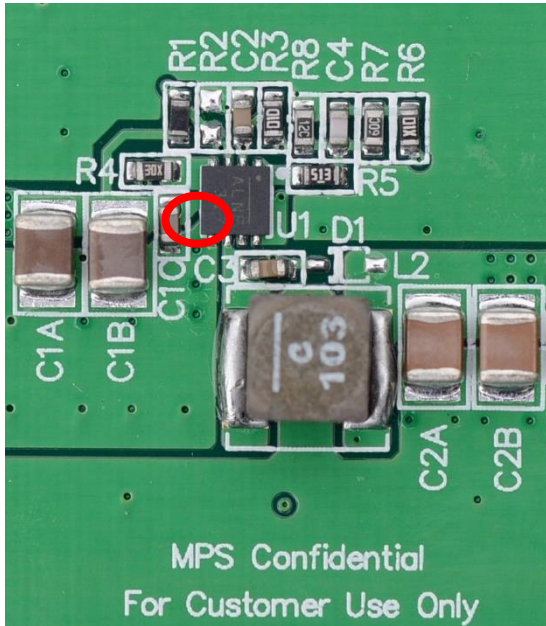
©Christian Kueck & Jens Hedrich

高频电流环路主要存在于电流切换的支路，开关管和连接在开关管两端的电容组成了高频电流回路。

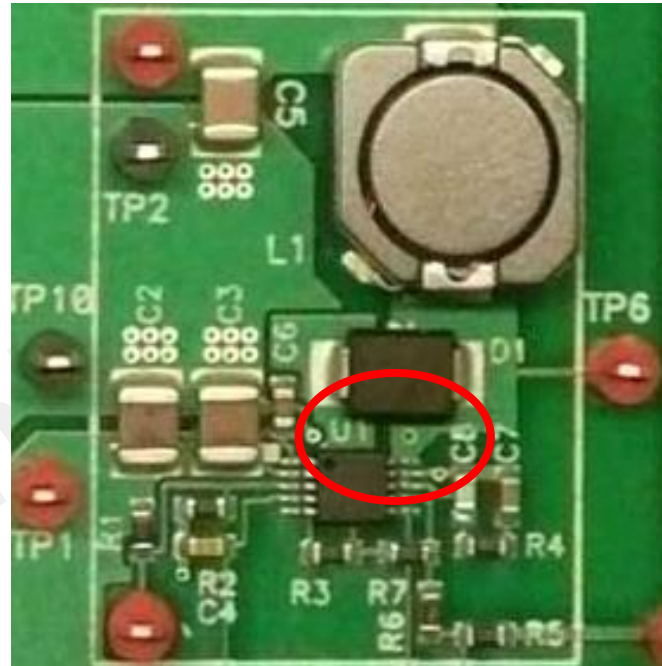
高频电流环路噪声源的抑制

1. 同步方案减少高频电流回路面积

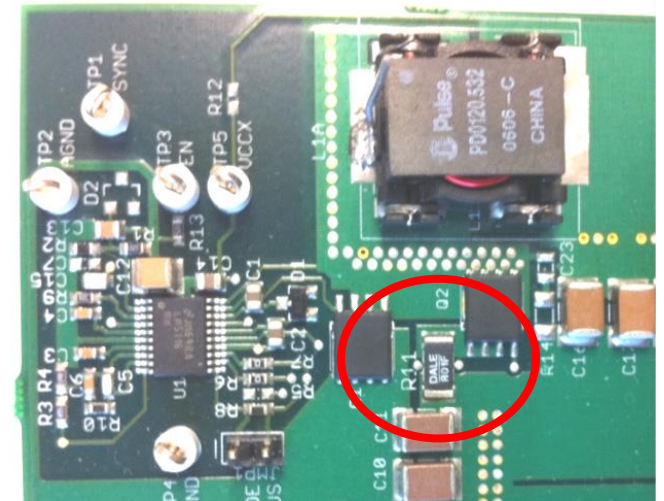
同步buck方案



非同步buck方案



控制器方案

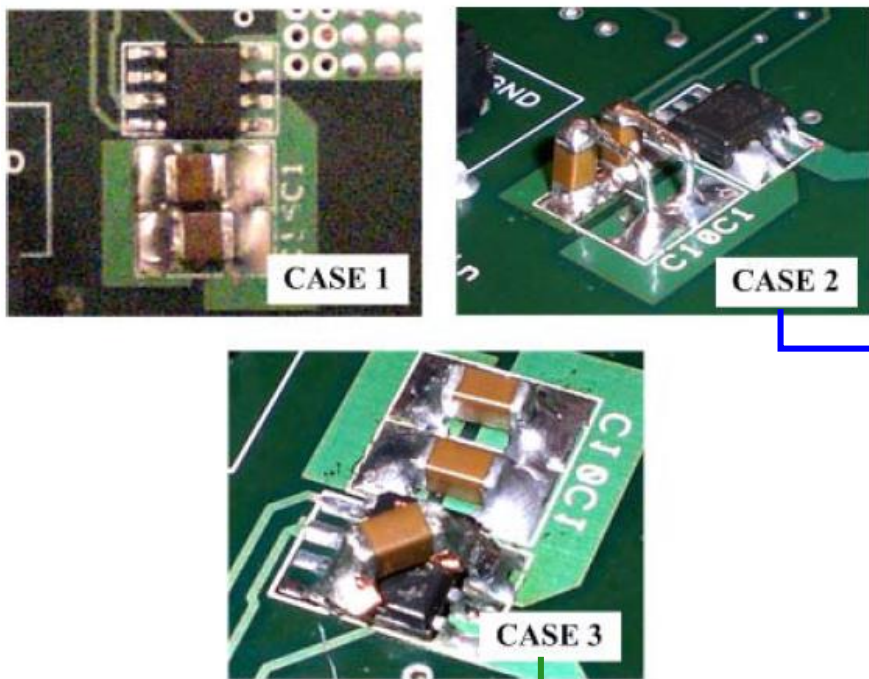


同步buck集成MOSFET，高频电流环路更小，磁场强度更弱，EMI效果更好。

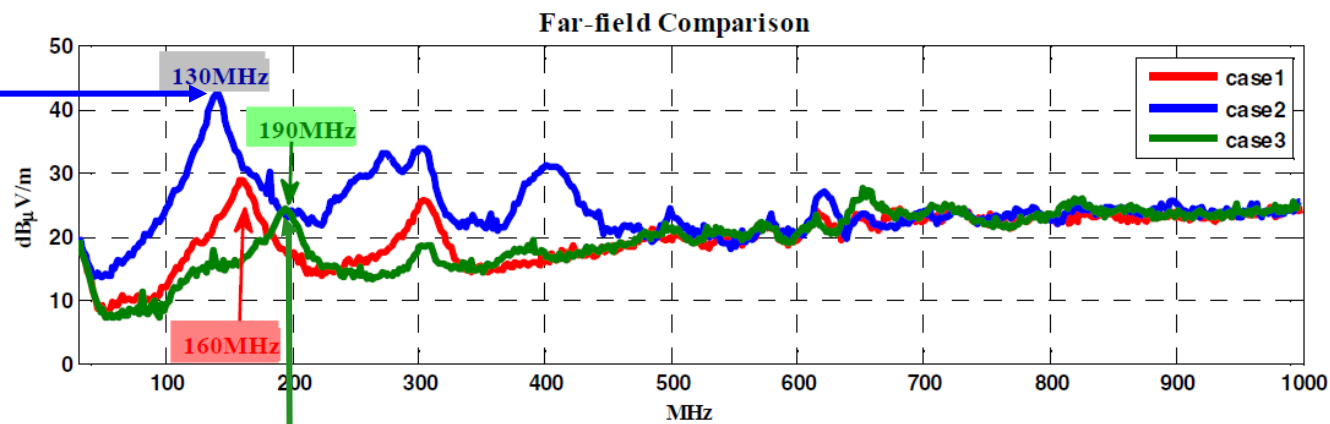
高频电流环路噪声源的抑制

2. 输入电容尽可能靠近开关管放置

不同的电容放置方法导致，高频环路的环路大小不一样，环路越小，磁场能量越小



不同电容放置在3米远场测试中的噪声大小



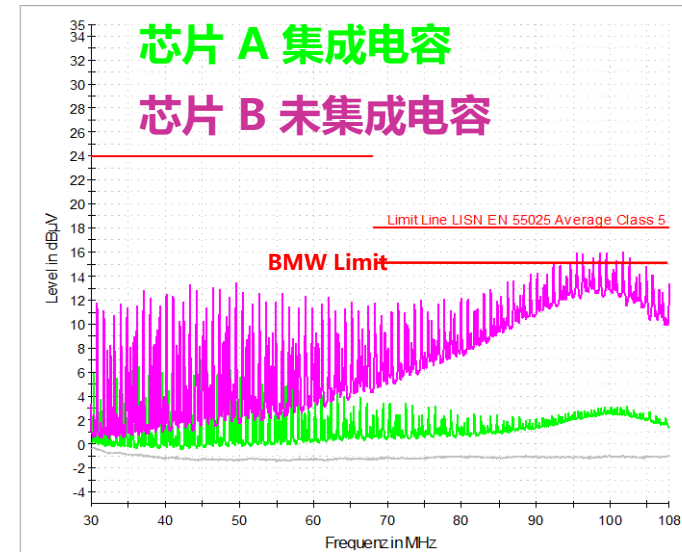
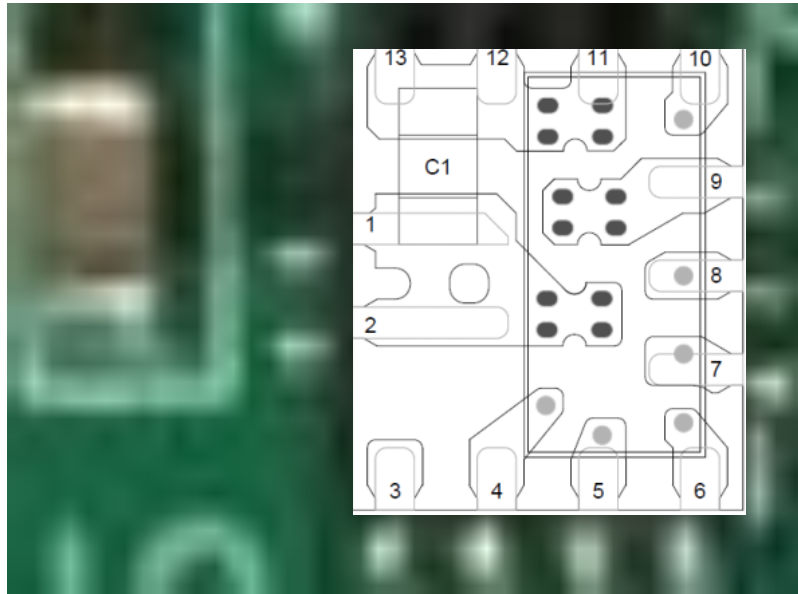
Keong W. Kam, David Pommerenke, Cheung-Wei Lam, Robert Steinfeld
EMI Analysis Methods for Synchronous Buck Converter EMI Root Cause Analysis

电容要尽可能的靠近开关管，同步buck芯片的输入电容要靠近芯片放置。

高频电流环路噪声源的抑制

3. 芯片内部集成输入电容

通过芯片内部集成电容的方式，进一步减小电容，MPS在封装以及集成上有先进的工艺和经验



Average: 30MHz to 108MHz
BW=120kHz

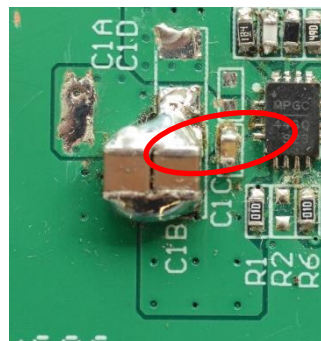
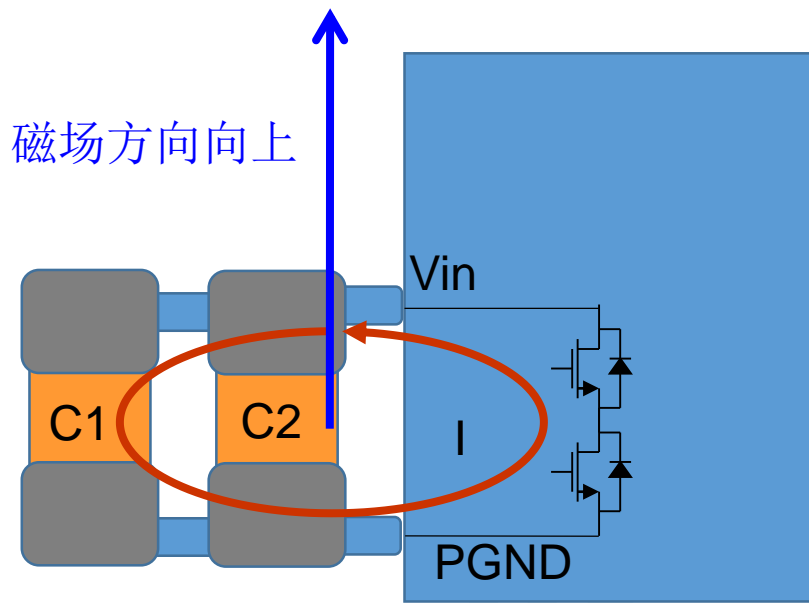
©Christian Kueck & Jens Hedrich

芯片集成输入电容对EMI有巨大的帮助，可以极大的减小高频环路噪声，对传导和辐射都有很好的改善

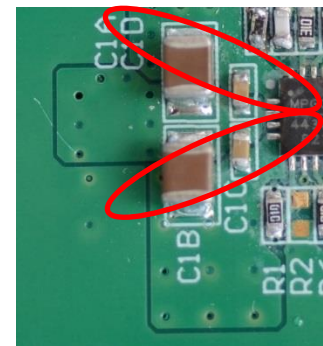
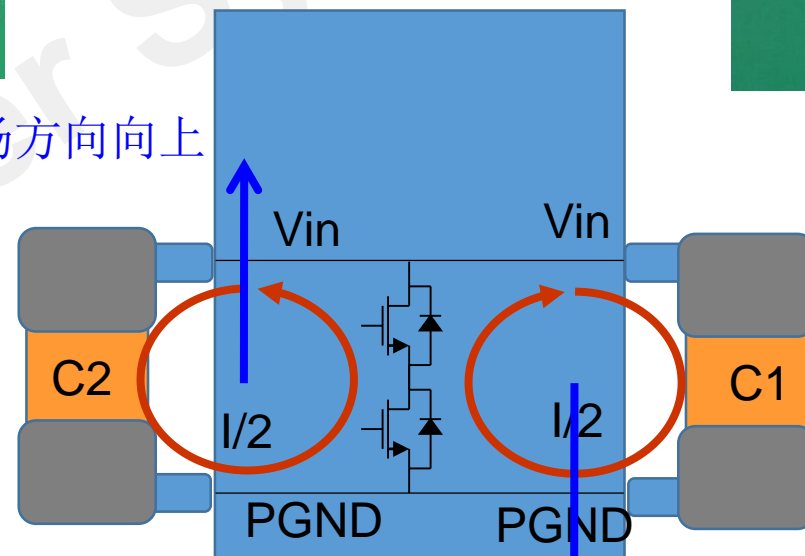


高频电流环路噪声源的抑制

4. 对称放置输入电容抵消磁场



磁场方向向上



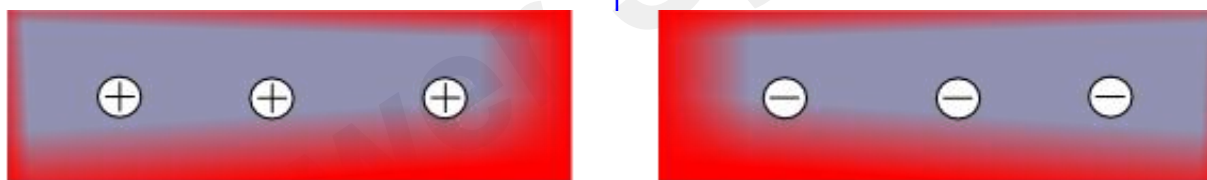
采用对称电容设计，可以形成2个高频电流环路，每个环路中电流减半，磁场能量也减半。2个环路形成磁场方向相反可以互相抵消，减弱辐射干扰。

高频电流环路噪声源的抑制

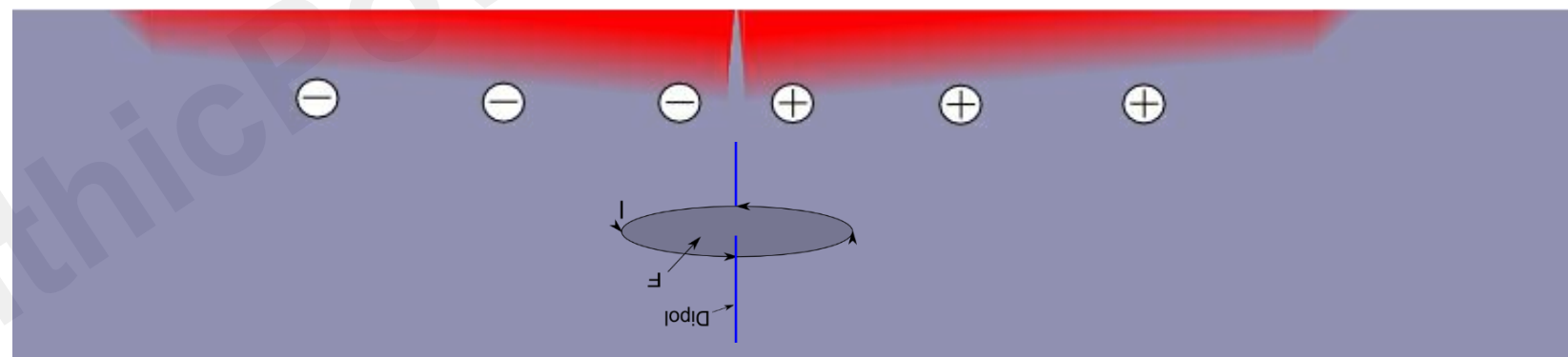
5. 高频电流环路底层完整PCB铺铜

楞次定律：感应电流具有这样的方向，即感应电流的磁场总要阻碍引起感应电流的磁通量的变化。

Top layer



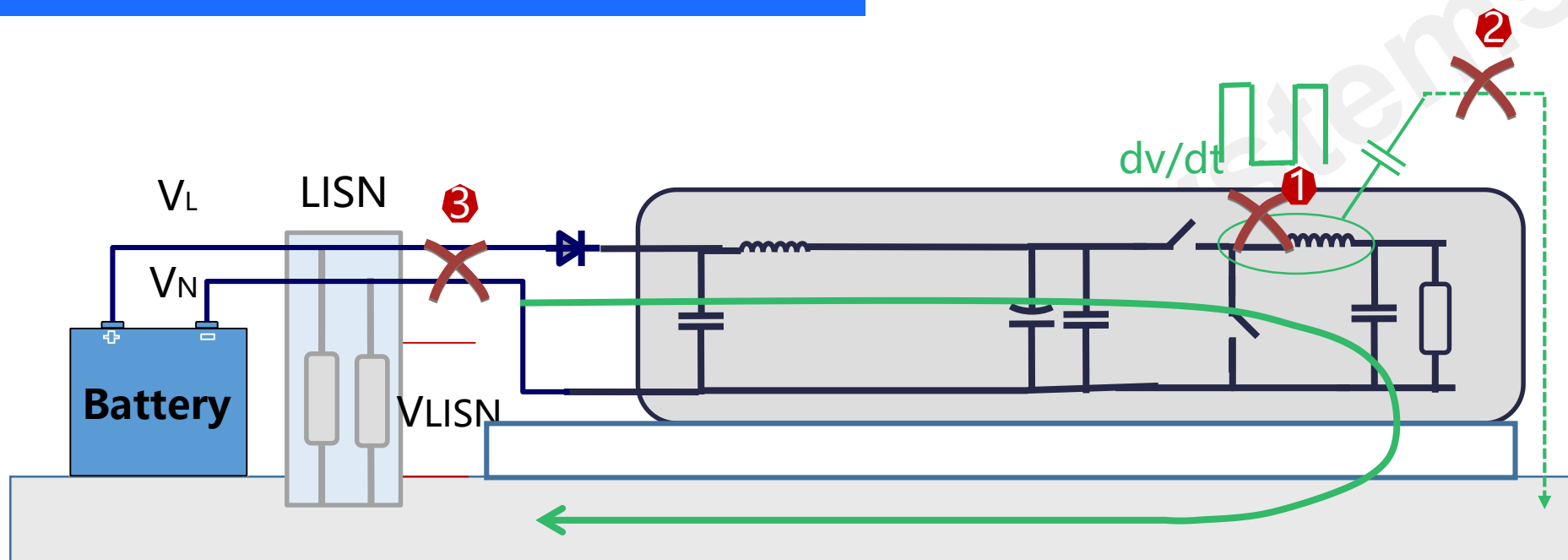
Inner1 layer



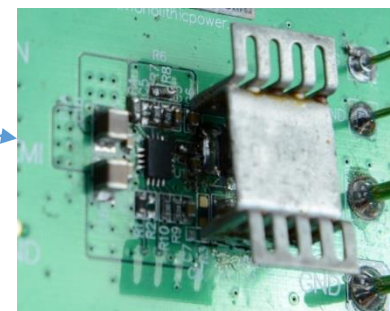
©Christian Kueck & Jens Hedrich

完整的地平面可以感应出电流，并形成相反的磁场来抵消高频环路带来的磁场。
因此应尽量选用多层板，保证顶层高频电流环路正下方有完整地平面铺铜，并且板层之间距离越近抵消效果越好

高频开关电压节点噪声源的抑制



1. 减小 dv/dt 的开关节点 (SW) 面积和电感尺寸, 减小等效耦合电容
2. 屏蔽电感或SW节点, 提供零电平位
3. 增加共模电感抑制共模电流

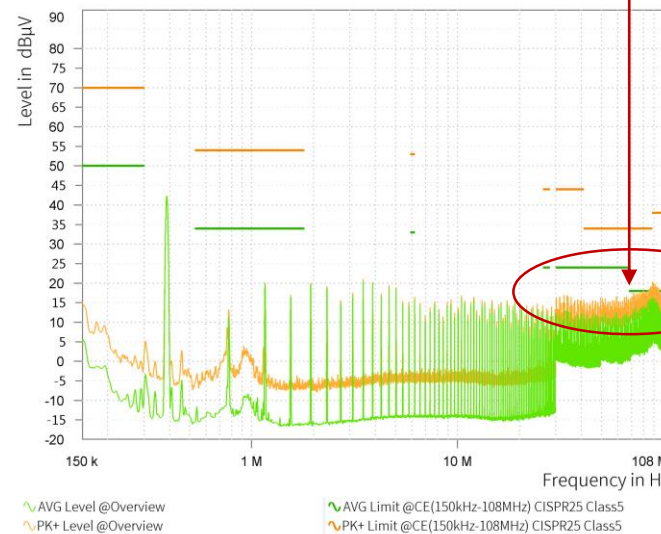
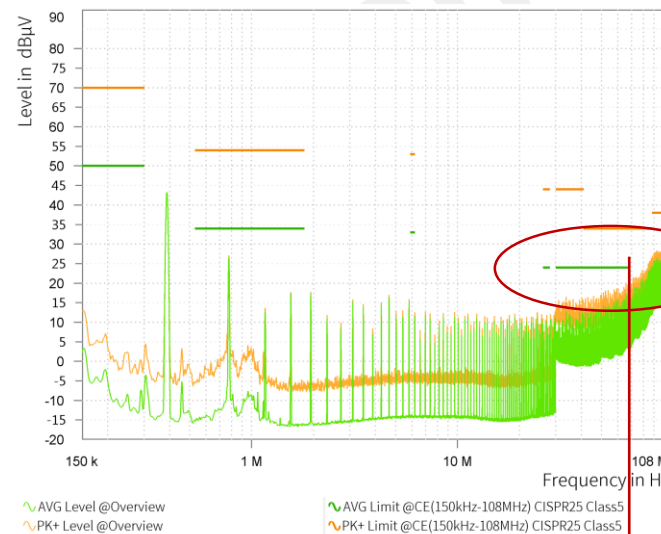
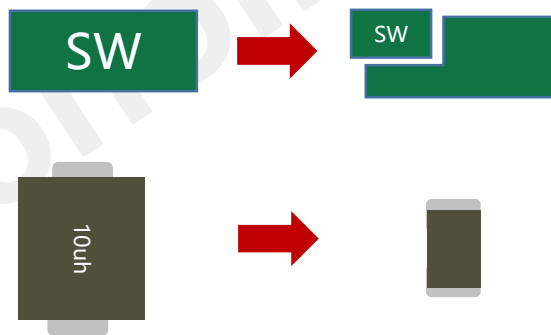
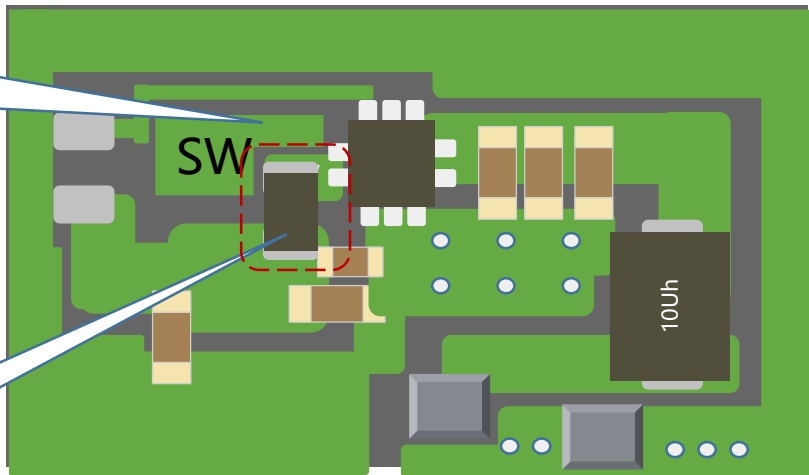


高频开关电压节点噪声源的抑制

减少开关节点和电感面积

去掉较大的铺铜

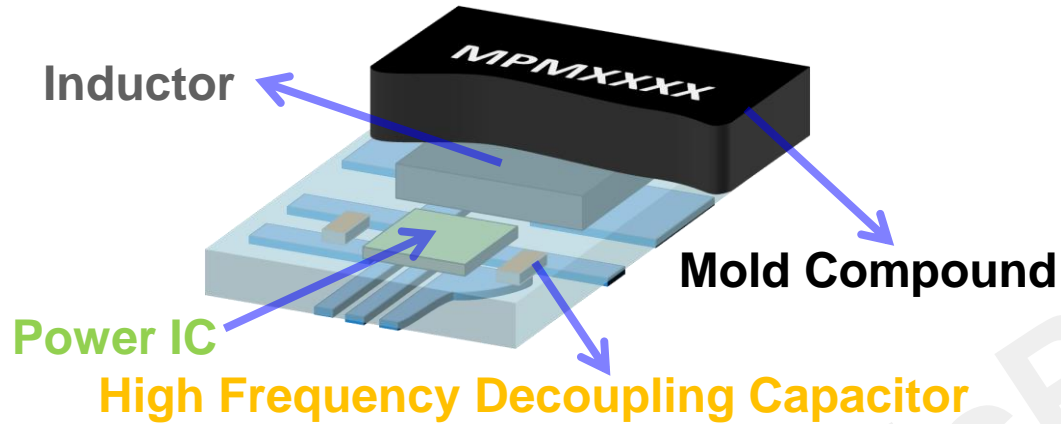
更换体积更小的电感



高频开关电压节点噪声源的抑制

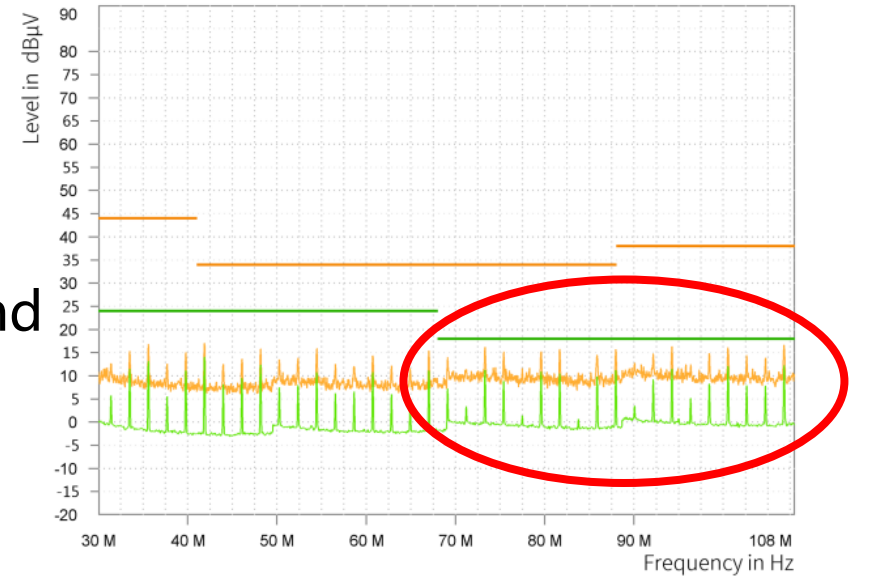
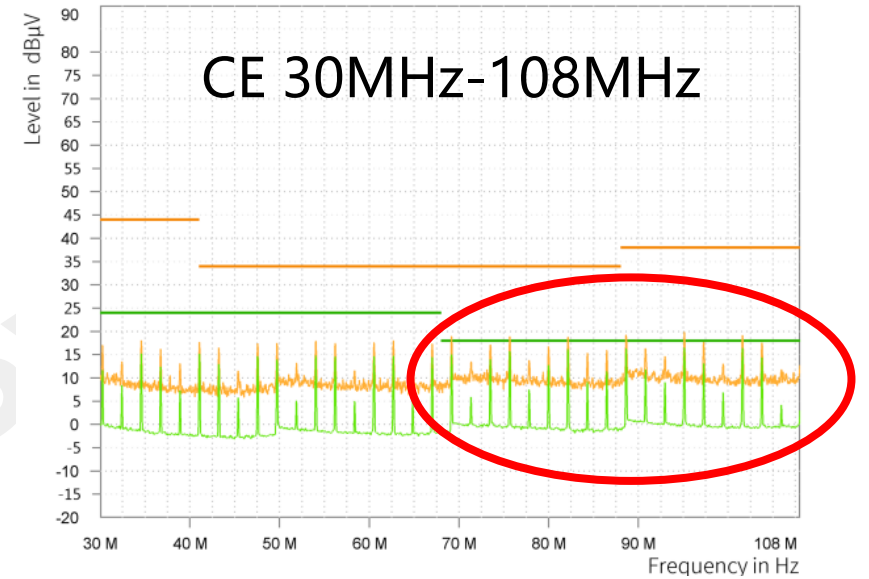
减少开关节点和电感面积

Molding Module



分立电感
(1dB margin)

电源模块, 集成电感
(5dB margin)
4dB better at FM band

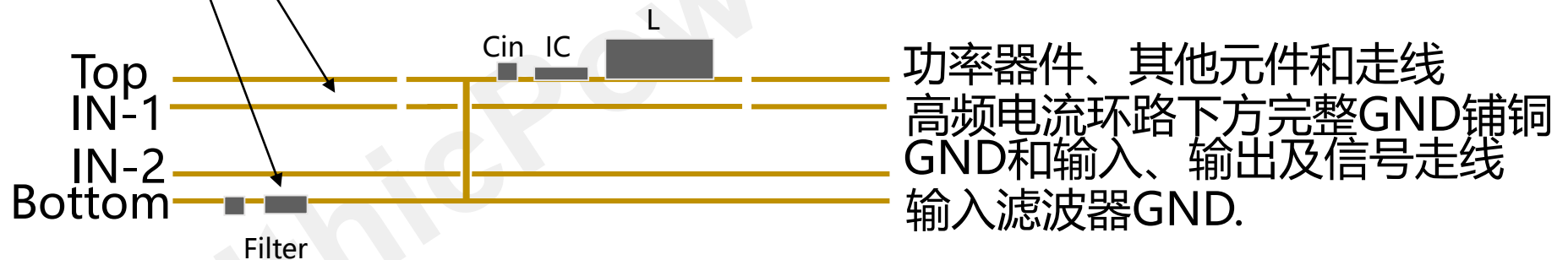


MPS电源模块, 内部集成功率电感, 可以进一步减小开关节点和电感面积, 提高EMI性能。

推荐的PCB布局

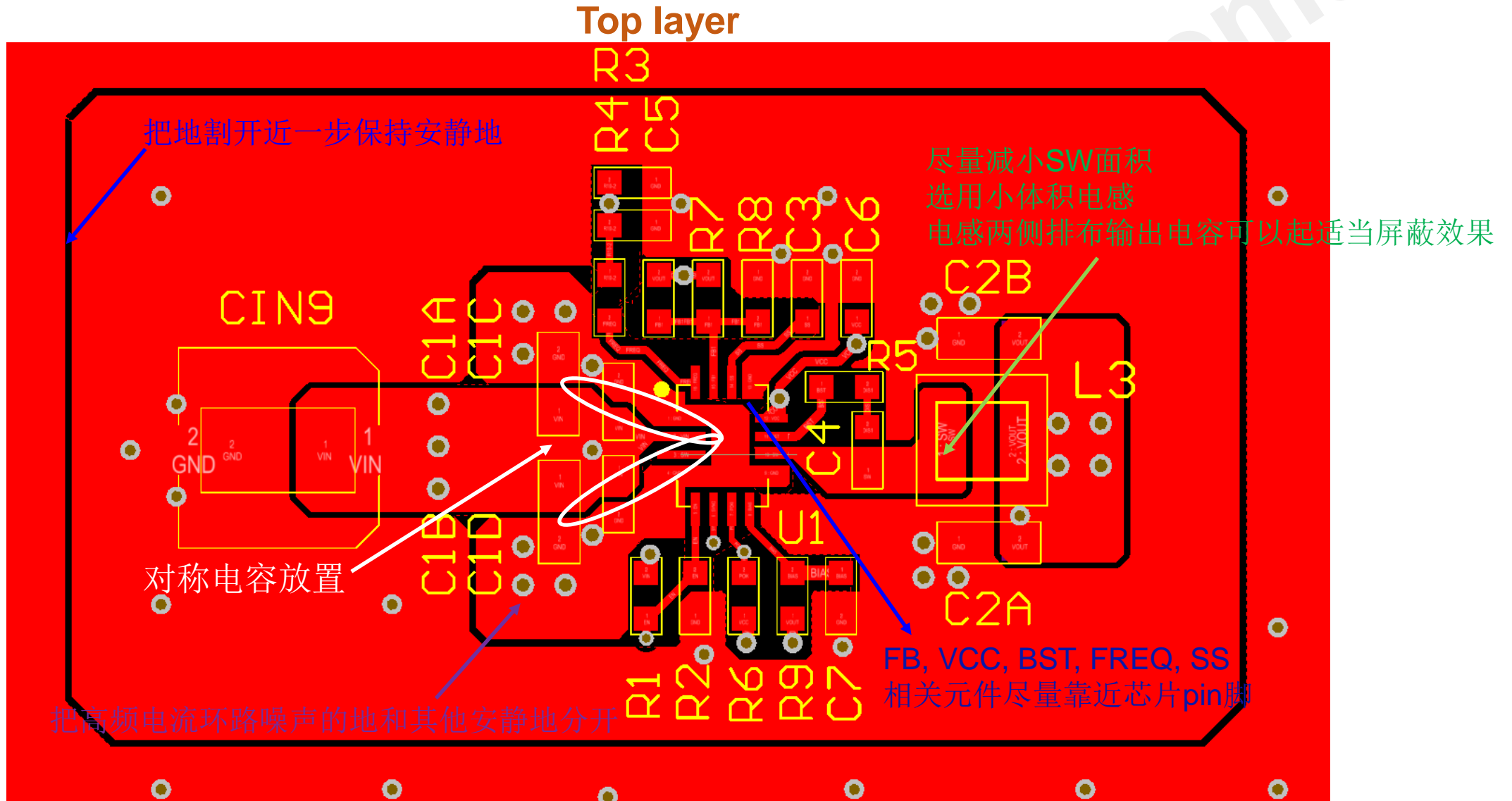
条件允许的话，选用4层以上的PCB

Top和IN-1, IN-2
和Bottom之间的厚度做到尽可能小



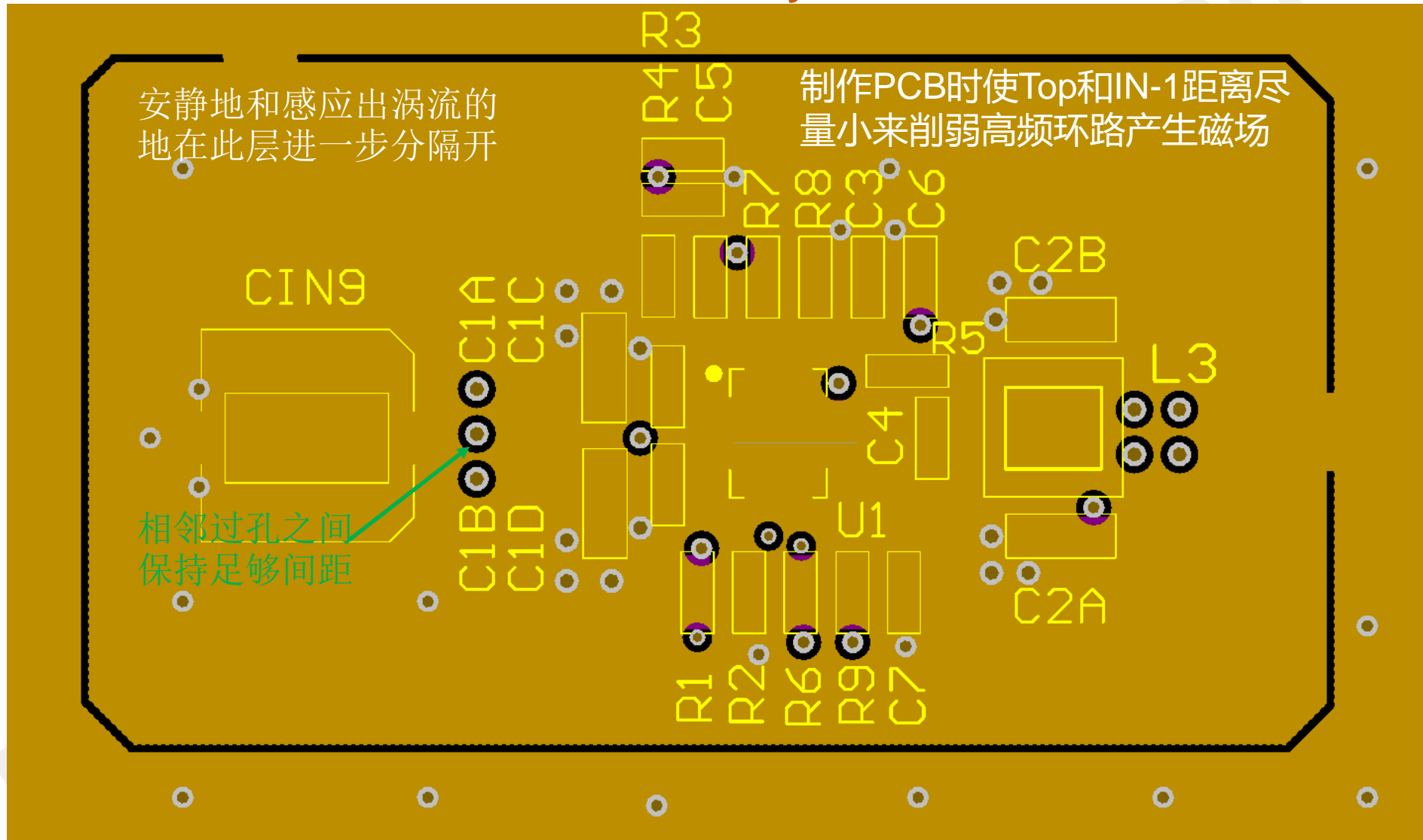
- 高频电流环路和SW节点以及主电感封装尽可能的小
- 尽可能多和完整的GND铺铜
- EMI滤波器应放在排插附近，尽量远离输入环路和主电感，最好不在同一层

推荐的PCB布局



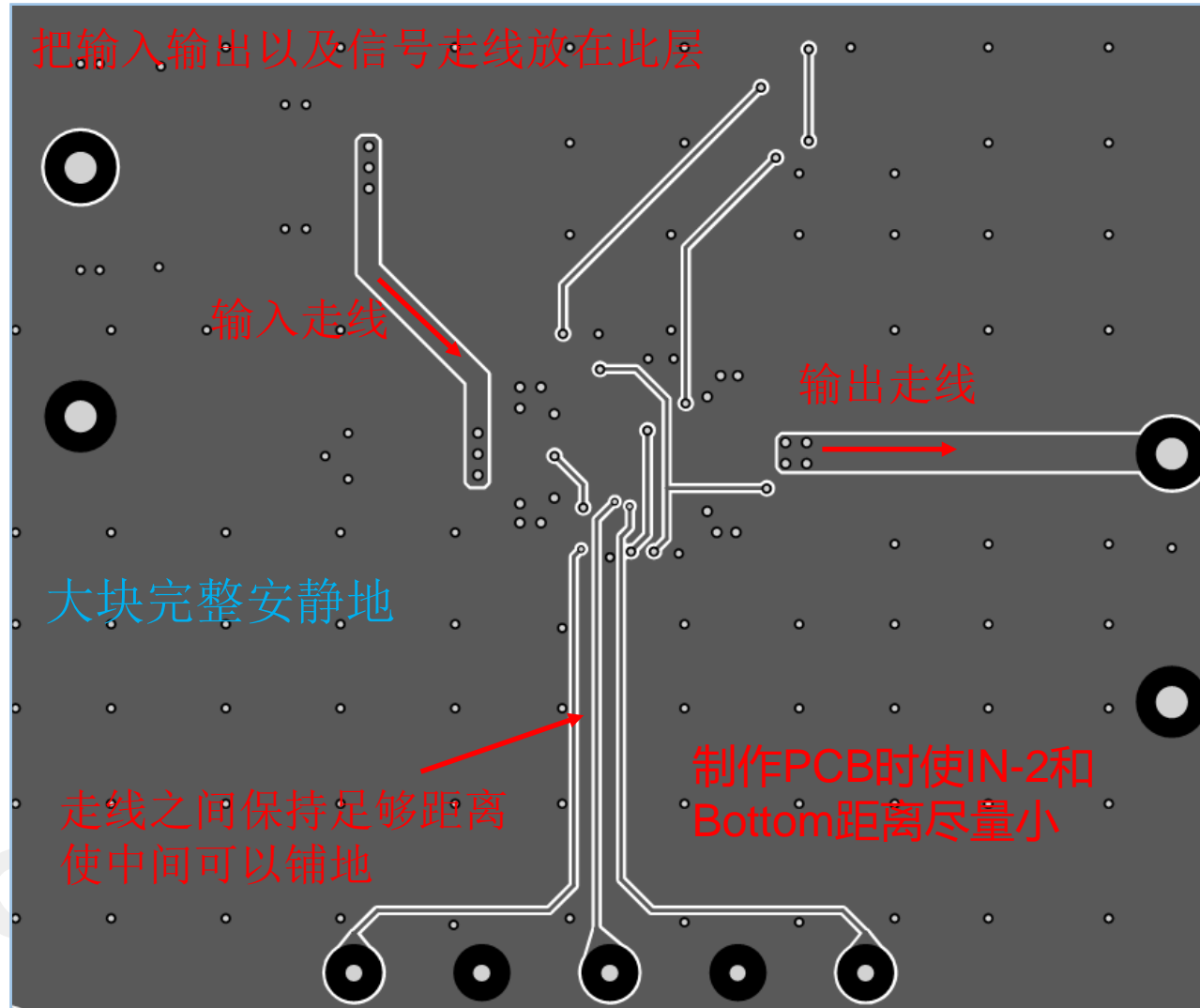
推荐的PCB布局

Inner layer 1



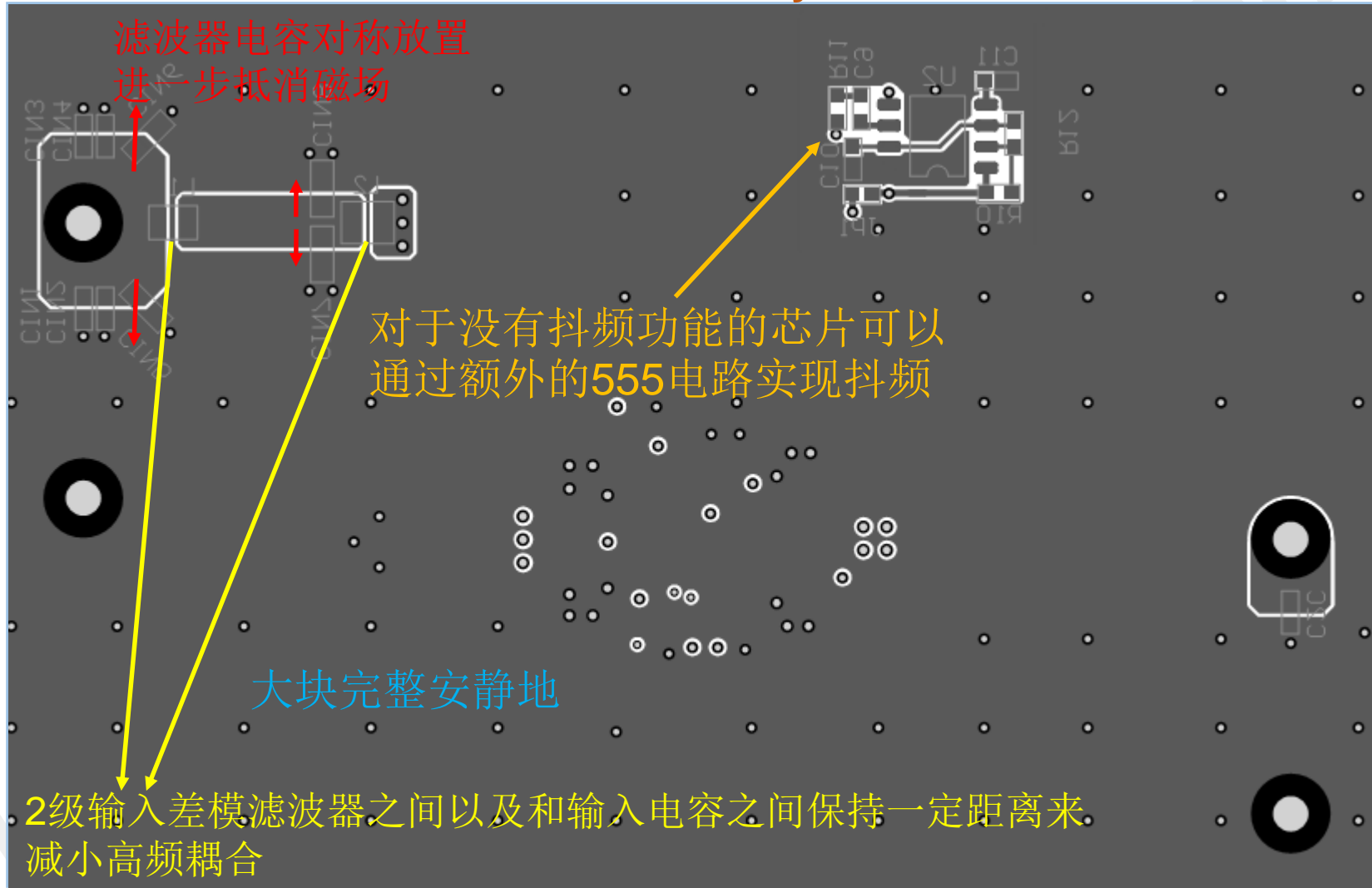
推荐的PCB布局

Inner layer 2



推荐的PCB布局

Bottom layer



谢谢!!



Sky Chen (陈林)
AE (Application Engineer) Automotive Product Line
Mobile:13989827110 sky.chen@monolithicpower.com

感谢Derek Xie, Christian Kueck & Jens Hedrich 提供的大量素材和指导!

